



**INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DO CEARÁ
CAMPUS FORTALEZA**

**DIRETORIA DE PESQUISA, PÓS-GRADUAÇÃO E INOVAÇÃO COORDENAÇÃO
DE PÓS-GRADUAÇÃO EM ENGENHARIA DE TELECOMUNICAÇÕES**

Flavia Vasconcelos Maia

**Nova Arquitetura de Demodulador $\pi/3$ -BPSK para os Satélites do
Sistema Brasileiro de Coleta de Dados**

Dissertação de Mestrado

FORTALEZA

2019

Flavia Vasconcelos Maia

**Nova Arquitetura de Demodulador $\pi/3$ -BPSK para os Satélites do
Sistema Brasileiro de Coleta de Dados**

Dissertação de Mestrado apresentado
ao Programa de Pós-Graduação em
Engenharia de Telecomunicação, como
parte dos requisitos necessários à obtenção
do título de Mestre em Engenharia de
Telecomunicações

Orientador: Prof. Dr. Antonio Macilio Pereira
de Lucena

Coorientador: Prof. Dr Francisco de Assis
Tavares Ferreira da Silva

FORTALEZA

2019

Dados Internacionais de Catalogação na Publicação

Instituto Federal do Ceará - IFCE

Sistema de Bibliotecas - SIBI

Ficha catalográfica elaborada pelo SIBI/IFCE, com os dados fornecidos pelo(a) autor(a)

M217n Maia, Flavia Vasconcelos.

Nova Arquitetura de Demodulador $\pi/3$ -BPSK para os Satélites do Sistema Brasileiro de Coleta de Dados / Flavia Vasconcelos Maia. - 2019.

51 f. : il. color.

Tese (doutorado) - Instituto Federal do Ceará, Mestrado em Engenharia de Telecomunicações, Campus Fortaleza, 2019.

Orientação: Prof. Dr. Antonio Macilio Pereira de Lucena.

Coorientação: Prof. Dr. Francisco de Assis Tavares Ferreira da Silva.

1. Demodulador $\pi/3$. 2. Satélites . 3. Sistema Brasileiro de Coleta de Dados. I. Título.

CDD 621.382



INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DO CEARÁ
COORDENAÇÃO DE PÓS-GRADUAÇÃO EM ENGENHARIA DE
TELECOMUNICAÇÕES

FLAVIA VASCONCELOS MAIA

Esta Dissertação foi julgada adequada para a obtenção do título de Mestre em Engenharia de Telecomunicações, sendo aprovada pelo Programa de Pós-Graduação em Engenharia de Telecomunicações do Instituto Federal de Educação, Ciência e Tecnologia do Ceará e pela banca examinadora:

ANTONIO MACILIO PEREIRA DE LUCENA (ORIENTADOR)

FRANCISCO DE ASSIS TAVARES F. DA SILVA (COORIENTADOR)

FRANCISCO JOSÉ ALVES DE AQUINO (IFCE)

DANIEL COSTA ARAÚJO (UFC/ERICSSON)

Prof. Dr. Francisco José Alves de Aquino
Coordenador do Programa de Pós-Graduação em
Engenharia de Telecomunicações do IFCE

Prof. Dr. Francisco José Alves de Aquino
Coordenador do PPGT
IFCE - Campus Fortaleza

A Deus e aos professores Macílio e Tavares pela paciência na orientação e incentivo que tornaram possível a conclusão desta dissertação.

Agradecimentos

Agradeço, primeiramente, a Deus que me abençoou com o curso de Pós-Graduação em Engenharia de Telecomunicações no IFCE, e toda por toda sabedoria e forças que Ele me proporcionou para conclusão do mesmo.

Agradeço aos meus pais e ao meu noivo por todo amor e suporte nessa longa jornada.

Agradeço de forma especial aos meus orientadores, professor Macílio e professor Tavares, por todas as horas de atenção, ensinamentos, paciência e confiança. Muito obrigada!

Agradeço aos professores do IFCE, professores Francisco José e Daniel que de forma direta ou indireta contribuíram com minha formação e com este trabalho.

Por fim, agradeço aos meus amigos e familiares pelo apoio incondicional.

Resumo

Este trabalho apresenta o projeto de uma nova arquitetura de demodulador $\pi/3$ -BPSK totalmente digital a ser utilizado como parte de um transponder regenerativo de bordo, o qual está sendo desenvolvido para modernização do Sistema Brasileiro de Coleta de Dados. Este demodulador apresenta características inovadoras, pois além de ser uma solução totalmente digital, com processamento sobre o sinal discreto, os circuitos de recuperação de portadora e de sincronização de símbolo são inéditos para esta aplicação. O trabalho também apresenta os resultados de desempenho, em termos de taxa de erros de bits e de tempo de aquisição, obtidos através de simulação computacional. As medidas demonstram que a arquitetura proposta atende as especificações do sistema, tanto para o tempo de sincronização como também para a taxa de erros de bits, ficando apenas 1 dB abaixo do limite teórico na condição em que a taxa de erros de bits é 10^{-4} .

Palavras-chave: Demodulador $\pi/3$ -BPSK, PCD, SBCD, sincronismo de símbolo, recuperação de portadora, transponder regenerativo.

Abstract

This dissertation presents the design of a new fully digital $\pi/3$ -BPSK demodulator architecture to be used as part of an on-board regenerative transponder, which is being developed for the modernization of the Brazilian Data Collection System. This demodulator has innovative features because besides having an architecture implemented via discrete signal processing, the carrier recovery circuits and the symbol synchronization circuits are unprecedented for this application. The work also presents the performance results, in terms of bit error rate and acquisition time, obtained through computational simulation. The measurements demonstrate that the proposed architecture meets the system specifications for both the synchronization time as well as the bit error rate, being only 1 dB below the theoretical limit in the condition where the bit error rate is 10^{-4} .

Keywords: Demodulator, $\pi/3$ -BPSK, PCD, SBCD, symbol synchronization, carrier recover, regenerative transponder.

Lista de ilustrações

Figura 1 – Sistema Brasileiro de Coleta de Dados Ambientais	15
Figura 2 – Fluxo de transmissões do Sistema Brasileiro de Coleta de Dados . .	16
Figura 3 – Fluxo de transmissões do sistema proposto	17
Figura 4 – Modulador BPSK	19
Figura 5 – Sinal modulado em BPSK	20
Figura 6 – Diagrama de constelação do sinal BPSK	20
Figura 7 – Demodulador BPSK	21
Figura 8 – Modulador $\pi/3$ -BPSK	22
Figura 9 – Diagrama de constelação do sinal $\pi/3$ -BPSK	23
Figura 10 – Diagrama de blocos da malha de Costas	24
Figura 11 – Diagrama de bloco do recuperador de clock	26
Figura 12 – Diagrama de blocos do transponder regenerativo	27
Figura 13 – Modelo equivalente em banda básica do sistema de comunicação .	28
Figura 14 – Modelo do demodulador $\pi/3$ -BPSK completamente digital.	31
Figura 15 – Diagrama de blocos do recuperador de portadora	32
Figura 16 – Densidade espectral de potência de $w[n]$	35
Figura 17 – Densidade espectral de potência de $x[n]$	36
Figura 18 – Diagrama de blocos do sincronizador de símbolo.	38
Figura 19 – Diagrama de blocos do detector de bits	39
Figura 20 – Curvas da taxa de erro de bits	41
Figura 21 – Resposta transitória da malha proposta para um degrau de fase . .	41
Figura 22 – Variância da fase estimada	42
Figura 23 – Gerador BPSK com codificação Manchester	47
Figura 24 – Codificação Manchester	47
Figura 25 – Períodos de amostragem utilizados no Simulink.	48
Figura 26 – Modelo Simulink do modulador $\pi/3$ -BPSK	48
Figura 27 – Transmissor, ruído AWGN e demodulador	48
Figura 28 – Detalhamento do bloco Demodulador	49
Figura 29 – Modelo Simulink do recuperador de portadora.	49
Figura 30 – Modelo Simulink do DPLL	50
Figura 31 – Detalhamento do bloco “Loop Filter”	50
Figura 32 – Detalhamento do bloco “DCO”	50
Figura 33 – Modelo Simulink DVCO	51
Figura 34 – Modelo Simulink do filtro casado	51
Figura 35 – Modelo Simulink do sincronizador de símbolos	51
Figura 36 – Modelo Simulink do detector de bits	52

Lista de abreviaturas e siglas

ANA	Agência Nacional de Água
ANEEL	Agência Nacional de Energia Elétrica
ASK	Amplitude Shift Keying
AWGN	Additive White Gaussian Noise
BPSK	Binary Phase-Shift Keying
CBERS	China-Brazil Earth Resources Satellite
CRC	Cyclic Redundancy Check
DA	Data-Aided
DD	Decision-Directed
DPLL	Digital Phase Locked Loops
FIFO	First-in-first-out
FPB	Filtro Passa Baixa
FPF	Filtro Passa Faixa
FPGA	Field Programmable Gate Arrays
FSK	Frequency Shift Keying
INPE	Instituto Nacional de Pesquisas Espaciais
NCO	Oscilador Controlado Numericamente
NDA	Non Data-Aided
PCD	Plataforma de Coleta de Dados
PLL	Phase Locked Loops
PM	Phase Modulation
PRN	Pseudo-Random Noise
PROCOD	Processador de Coleta de Dados
PSK	Phase Shift Keying
RN	Rio Grande do Norte

RX	Receptor
SBCD	Sistema Brasileiro de Coleta de Dados
SBRT	Simpósio Brasileiro de Telecomunicações e Processamento de Sinais
SCD	Satélite de Coleta de Dados
TX	Transmissor
UHF	Ultra High Frequency
VCO	Voltage Controlled Oscillator

Lista de símbolos

$a[k]$	Símbolos BPSK
A	Amplitude do sinal $r[n]$
$b[n]$	Sinal em banda base
$e[n]$	Sinal de erro
$H_1(s)$	Função de transferência do filtro de malha
$H_2(s)$	Função de transferência do VCO
$I[n]$	Sinal em fase da malha Costa Loop
$P[n]$	Pulso Manchester
$Q[n]$	Sinal em quadratura da malha Costa Loop
$\text{Sgn}\{x\}$	Função sinal
$\beta[n]$	O ruído que distorce a fase do sinal de entrada
$c[k]$	Sinal de clock
$\delta(f)$	Delta de Dirac
$E\{e[n] \phi\}$	média estatística de $e[n]$
E_b	Energia do bit transmitido
f_c	Frequência da portadora
f_d	Desvio de frequência Doppler
f_s	Frequência de amostragem
g_0	Ganho filtro de malha do recuperador de portadora proposto
g_1	Ganho filtro de malha do recuperador de portadora proposto
g_2	Ganho filtro de malha do recuperador de portadora proposto
g_3	Ganho do recuperador de portadora proposto
g_4	Ganho do recuperador de portadora proposto
γ	Desvio de tempo
G_{lp}	Ganho do filtro de malha

G_{VCO}	Ganho do VCO
$\hat{\theta}_c$	estimativa de fase e frequência da portadora
N_0	Densidade espectral de potência
N_D	Variância do ruído
$\phi_1(t)$	Portadora transmitida em BPSK
ϕ	Diferença de fase
$r_c[k]$	Sinal de saída do detector de bits
$s_1(t)$	sinal BPSK
$s_2(t)$	Sinal BPSK
$S_B(f)$	Densidade espectral de potência do sinal BPS
$S\{\phi\}$	Curva S
$s[n]$	Sinal portadora recuperada
T_b	Período de símbolo
$\theta_c[n]$	Fase da portadora
θ_{in}	Fase do sinal de entrada do sistema DPLL
θ_{NCO}	Fase do NCO
θ_o	Fase desconhecida
t_s	Tempo de regime
T_s	Período de amostragem
v_D	Resíduo da frequência Doppler
$w_c[n]$	Frequência discreta da portadora
w_n	Frequência natural
$x[n]$	Processos gaussianos de banda base em fase
$y[n]$	Processos gaussianos de banda base em quadratura
ζ	Relação de amortecimento
t	Tempo

T	Intervalo de símbolo
$w[n]$	Ruido AWGN

Sumário

1	INTRODUÇÃO	15
1.1	Objetivos	17
1.2	Contribuições e Produção Científica	18
1.3	Organização do Trabalho	18
2	FUNDAMENTAÇÃO TEÓRICA	19
2.1	Modulação BPSK	19
2.2	Modulação $\pi/3$-BPSK	21
2.3	Recuperação de Portadora	24
2.4	Sincronização de Símbolo	26
3	MODELO DO SISTEMA	27
3.1	Visão Geral do Transponder Regenerativo	27
3.2	Modelo do Canal	28
3.3	Modelagem do Sinal	29
4	DEMODULADOR $\pi/3$-BPSK PROPOSTO	31
4.1	Recuperador de Portadora	31
4.1.1	Determinação da curva S da malha	32
4.1.2	Projeto da malha de Costa	33
4.1.3	Estabilidade do sistema DPLL	34
4.1.4	Determinação da variância da fase estimada (LUCENA, 2019)	34
4.2	Conversor para banda-básica	37
4.2.1	Filtro Casado	37
4.3	Sincronizador de símbolo	38
4.4	Detector de Bits	39
5	RESULTADOS DAS SIMULAÇÕES COMPUTACIONAIS	40
5.1	Taxa de Erro de Bits do Demodulador	40
5.2	Tempo de aquisição	41
5.3	Variância de Fase	42
6	CONCLUSÃO E PERSPECTIVAS	43
	Referências	44
	APÊNDICES	46

1 INTRODUÇÃO

O Sistema Brasileiro de Coleta de Dados Ambientais (SBCDA) desenvolvido e operado pelo Instituto Nacional de Pesquisas Espaciais (INPE) desde 1993, é composto dos segmentos solo e espacial e tem como função retransmitir informações ambientais relevantes do território brasileiro, tais como: dados de hidrologia, meteorologia, oceanografia, qualidade d'água, dentre outras. Cerca de 100 usuários, entre estes a Agência Nacional de Águas (ANA) e a Agência Nacional de Energia Elétrica (ANEEL), recebem os dados ambientais e hidrometeorológicos do SBCDA (PACOLA, 1988).

O sistema atualmente possui mais de 1000 Plataformas de Coleta de Dados (PCDs), espalhadas pelo território brasileiro, capazes de captar os dados em campo e transmitir aos satélites SCD-1 e SCD-2 (Satélites de Coleta de Dados) e CBERS (Satélite Sino-Brasileiro de Recursos Terrestres - *China-Brazil Earth Resources Satellite*). Os *transponders* de coleta de dados atuais funcionam como repetidores analógicos, sem demodulação e tratamento de dados a bordo. Eles apenas retransmitem os sinais recebidos para as estações de recepção em solo, de Cuiabá e de Alcântara. As estações, por sua vez, recuperam a mensagem e enviam os dados para o Centro de Missão, localizado em Natal, RN (YAMAGUTI et al., 2013). A Figura 1 ilustra a composição do SBCDA.

Figura 1 – Sistema Brasileiro de Coleta de Dados Ambientais

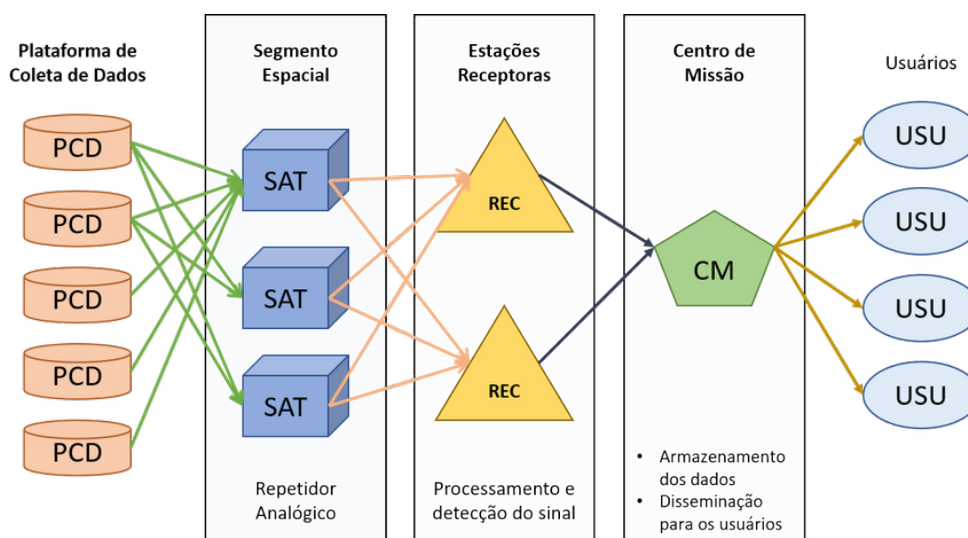


Fonte: YAMAGUTI et al., 2009

Os sinais das PCDs são modulados em $\pi/3$ -BPSK (*Biphase Phase-Shift Keying*) e transmitidos em intervalos regulares (de 40s a 200s), na faixa de UHF, ao satélite que estiver em visada. Os satélites do SBCDA recebem simultaneamente o sinal das PCDs que estão em visibilidade e em diferentes posições geográficas. Portanto, o instante de recepção é aleatório e a frequência do sinal recebido está modificada pelo desvio Doppler. Por consequência, o enlace espacial do sistema pode ser modelado como um canal multiusuário com desvio Doppler e ruído AWGN (Do inglês, *Additive White Gaussian Noise*) (PACOLA SOBRINHO, 1988).

Após a recepção dos sinais das PCDs, o transponder a bordo do satélite realiza uma conversão em frequência, modula em fase o sinal resultante, e o retransmite em banda S para o segmento solo (PÉCALA, 2005). Em seguida, o sinal recebido, nas estações receptoras, é submetido a um processo de demodulação e recuperação dos dados pelo PROCOD (Processador de Coleta de Dados). Por fim, as informações são transmitidas ao Centro de Missão para armazenamento e distribuição aos usuários (YAMAGUTI; ORLANDO; PEREIRA, 2009). A Figura 2 representa o fluxo de transmissão do sinal do SBCDA.

Figura 2 – Fluxo de transmissões do Sistema Brasileiro de Coleta de Dados Ambientais



Fonte: Autora

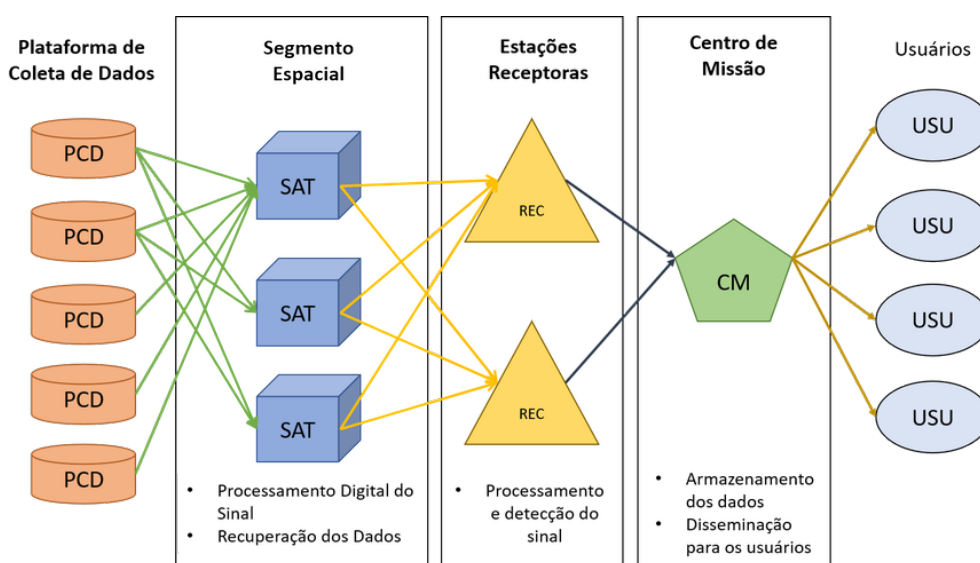
Na versão atual, o PROCOD utiliza tecnologia digital para demodulação e recuperação dos sinais das PCDs. O processo de recuperação dos dados consiste em realizar a busca na frequência dos possíveis sinais de PCDs visando a alocação dos demoduladores para recuperação dos dados (TIKAMI et al., 2013).

Considerando a crescente demanda por coleta de dados e suas aplicações, e a alta densidade de transmissões simultâneas de sinais oriundos das PCD's, é necessário que o SBCDA esteja em uma constante busca de melhorias para aumentar o desempenho no sistema, tanto no âmbito de capacidade de processamento e

armazenamento dos dados, quanto no esforço em diminuir a complexidade e o tempo de resposta.

A proposta do presente estudo é o desenvolvimento de um demodulador $\pi/3$ -BPSK totalmente digital, parte de um transponder regenerativo que vai a bordo dos satélites do SBCDA. Como será apresentado na fundamentação teórica, a escolha da modulação $\pi/3$ -BPSK foi motivada pelo fato do sinal recebido conter uma portadora residual, o que facilita o processo de sincronização. Portanto, o demodulador $\pi/3$ -BPSK vai permitir a demodulação e o processamento dos sinais das PCDs diretamente no segmento espacial, conforme apresentado na Figura 3, onde o processamento é feito em solo. Neste cenário, o demodulador proposto deve recuperar a portadora, fazer a conversão do sinal recebido para banda básica, efetuar o sincronismo de bit e, por fim realizar a detecção de bits. Essa abordagem caracteriza um importante avanço no SBCDA, reduzindo a complexidade do sistema e proporcionando uma maior flexibilidade no processamento nas estações terrenas.

Figura 3 – Fluxo de transmissões do sistema proposto



Fonte: Autora

Nesse trabalho foram analisadas diversas arquiteturas para a implementação completamente do demodulador $\pi/3$ -BPSK que atendessem os requisitos do SBCDA. A partir desses estudos, concebe-se a arquitetura do demodulador, determinando um melhor método para cada módulo funcional do sistema.

1.1 Objetivos

O objetivo geral desse trabalho é o estudo e o desenvolvimento de um novo demodulador $\pi/3$ -BPSK completamente digital para aplicação

no *transponder* regenerativo do SBCDA. Os objetivos específicos são:

- Estudo e desenvolvimento dos módulos de recuperação de portadora, sincronização de símbolo e detecção de bits para o demodulador $\pi/3$ -BPSK.
- Avaliação de desempenho das arquiteturas concebidas.

1.2 Contribuições e Produção Científica

A arquitetura do circuito recuperador de portadora é inédita para demodulação $\pi/3$ -BPSK. Ressalta-se também o desenvolvimento de um novo sincronizador de símbolos que difere das estruturas de sincronizadores consagrados na literatura, tais como Gardner e Early-Late (GARDNER, 1986; MENGALI; ANDREA, 2013). Apresentamos análises detalhadas do processamento sobre os sinais e ruídos nos diversos estágios de demodulação. O desempenho do sistema foi avaliado via simulação computacional e os resultados discutidos.

Este trabalho resultou na publicação do artigo “Nova Arquitetura de Demodulador $\pi/3$ -BPSK para os Satélites do Sistema Brasileiro de Coleta de Dados”, nos anais do XXXVI Simpósio Brasileiro de Telecomunicações e Processamento de Sinais - SBRT 2018, realizado nos dias 16 a 19 de setembro de 2018, em Campina Grande, PB.

1.3 Organização do Trabalho

O trabalho está organizado como se segue. No Capítulo 2, apresenta-se a fundamentação teórica e a revisão da literatura. No Capítulo 3, descrevem-se o *transponder* regenerativo, o modelo do canal utilizado e a modelagem do sinal, detalhando a sua formulação com ruído. O Capítulo 4 detalha-se a arquitetura do demodulador proposto, em termos dos módulos funcionais e as respectivas modelagens matemáticas. Os resultados das simulações e as análises destes são discutidos no Capítulo 5, visando-se a avaliação de desempenho do sistema. Por fim, as conclusões são apresentadas no Capítulo 6.

2 FUNDAMENTAÇÃO TEÓRICA

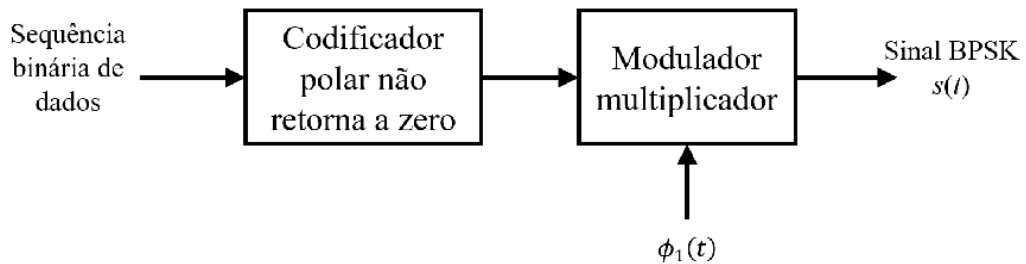
Esta capítulo apresenta alguns conceitos fundamentais utilizados nesta dissertação, incluindo modulação BPSK, modulação $\pi/3$ -BPSK, técnicas de recuperação de portadora e sincronização de símbolo utilizadas em sistemas de demodulação digital.

2.1 Modulação BPSK

A modulação BPSK (*Binary Phase Shift Keying*) é muito utilizada em sistemas de comunicação por satélites, devido ao excelente desempenho em termos de taxa de erro de bits em canal AWGN, além de possuir uma baixa complexidade (LATHI, 1995).

Para gerar um sinal BPSK, uma sequência binária de dados é aplicada a um codificador polar. O codificador converte esses bits digitais em pulsos. A onda binária gerada pelo codificador é multiplicada pela portadora $\phi_1(t)$ para gerar a forma de onda BPSK modulada. A Figura 4 ilustra o diagrama de blocos de um modulador BPSK.

Figura 4 – Modulador BPSK



Fonte: Haykin, 2001

A seguir, é apresentada na Figura 5 a representação da forma de onda de entrada e saída do modulador BPSK. Para uma entrada binária zero, a fase da portadora modulada será 0° , para uma entrada 1, a fase é invertida para 180° .

O par de sinais $s_1(t)$ e $s_2(t)$ usados para representar símbolos binários 1 e 0, respectivamente, são definidos por

$$s_1(t) = \sqrt{\frac{2E_b}{T_b}} \cos(2\pi f_c t), \quad (2.1)$$

$$s_2(t) = \sqrt{\frac{2E_b}{T_b}} \cos(2\pi f_c t + \pi) = -\sqrt{\frac{2E_b}{T_b}} \cos(2\pi f_c t), \quad (2.2)$$

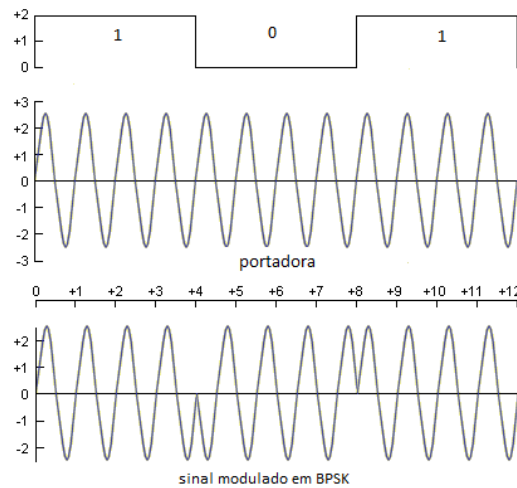
onde $0 \leq t \leq T_b$, T_b é o período de bit, E_b é a energia do sinal por bit transmitido (HAYKIN, 2001). Usando a ortogonalidade de Gram-Schmidt, obtemos uma única

função de base ortogonal, expressa por

$$\phi_1(t) = \sqrt{\frac{2}{T_b}} \cos(2\pi f_c t), \quad (2.3)$$

onde $0 \leq t \leq T_b$.

Figura 5 – Sinal modulado em BPSK



Fonte: Ferrari, 2013

Um sistema BPSK coerente possui uma constelação de sinais em dois pontos de mensagem do espaço unidimensional, onde as coordenadas são

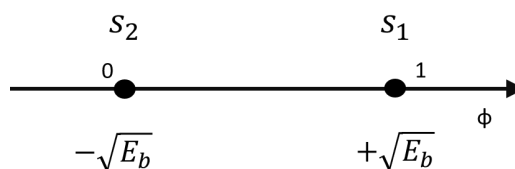
$$s_1 = \int_0^{T_b} s_1(t) \phi_1(t) dt = +\sqrt{E_b}, \quad (2.4)$$

e

$$s_2 = \int_0^{T_b} s_2(t) \phi_1(t) dt = -\sqrt{E_b}. \quad (2.5)$$

A Figura 6 apresenta o diagrama de constelação da modulação BPSK.

Figura 6 – Diagrama de constelação do sinal BPSK

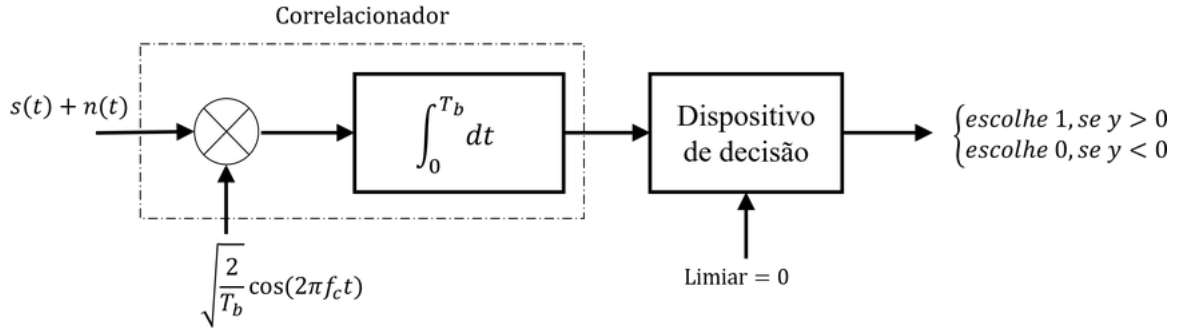


Fonte: Modificada de Haykin, 2001

Para demodular o sinal BPSK é necessário recuperar a portadora transmitida. Para isso, no receptor o sinal recebido, dado por $s(t) + n(t)$, em que $n(t)$ representa o ruído gaussiano, é multiplicado pela portadora recuperada com a mesma frequência e fase da portadora recebida. O sinal resultante da multiplicação é integrado sobre a

duração do período de símbolo, como indicado na Figura 7. Em seguida, o dispositivo de decisão define a sua saída como sendo 1, se a entrada for positiva ($y \geq 0$), ou 0 se a entrada for negativa ($y < 0$).

Figura 7 – Demodulador BPSK



Fonte: Haykin, 2001

A probabilidade de erro de símbolos pode ser expressa na Equação 2.6

$$P_e = Q\left(\sqrt{\frac{2E_b}{N_0}}\right), \quad (2.6)$$

em que

$$Q(z) = \frac{1}{\sqrt{2\pi}} \int_z^{\infty} e^{-\frac{x^2}{2}} dx, \quad (2.7)$$

N_0 é a densidade espectral de potência do ruído.

A densidade espectral de potência do sinal BPSK equivalente de banda básica é expressa da seguinte maneira (HAYKIN, 2001):

$$S_B(f) = \frac{2E_b \text{sen}^2(\pi T_b f)}{(\pi T_b f)^2} = 2E_b \text{sinc}^2(T_b f). \quad (2.8)$$

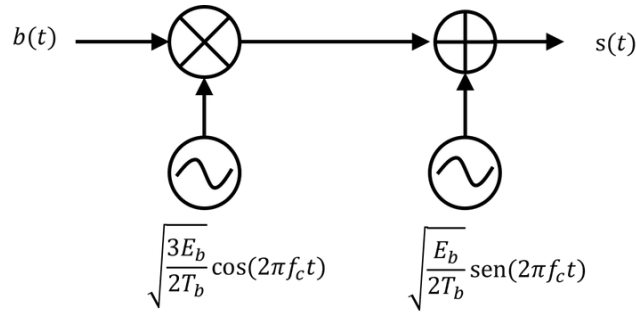
2.2 Modulação $\pi/3$ -BPSK

A técnica de modulação usada no SBCDA é $\pi/3$ -BPSK. O sinal modulado em $\pi/3$ -BPSK possui a seguinte expressão:

$$s(t) = \sqrt{\frac{2E_b}{T_b}} \text{sen}\left[2\pi f_c t + b(t) \frac{\pi}{3}\right], \quad (2.9)$$

$$s(t) = \frac{\sqrt{3}}{2} \sqrt{\frac{2E_b}{T_b}} b(t) \cos(2\pi f_c t) + \frac{1}{2} \sqrt{\frac{2E_b}{T_b}} \text{sen}(2\pi f_c t), \quad (2.10)$$

onde $b(t)$ é o sinal em banda base. A Figura 8 ilustra o diagrama de blocos do modulador $\pi/3$ -BPSK apresentado.

Figura 8 – Modulador $\pi/3$ -BPSK

Fonte: Autora

Os sinais usados para representar os símbolos são definidos por

$$s_1(t) = \sqrt{\frac{2E_b}{T_b}} \text{sen}(2\pi f_c t + \frac{\pi}{3}), \quad (2.11)$$

e

$$s_2(t) = \sqrt{\frac{2E_b}{T_b}} \text{sen}(2\pi f_c t - \frac{\pi}{3}), \quad (2.12)$$

onde $0 \leq t \leq T_b$. No caso da modulação $\pi/3$ -BPSK, há duas funções de base ortonormal expressas por

$$\phi_1(t) = \sqrt{\frac{2}{T_b}} \cos(2\pi f_c t), \quad (2.13)$$

$$\phi_2(t) = \sqrt{\frac{2}{T_b}} \text{sen}(2\pi f_c t), \quad (2.14)$$

onde $0 \leq t \leq T_b$.

Os sinais transmitidos, $s_1(t)$ e $s_2(t)$, em termos das funções de base ortonormais, $\phi_1(t)$ e $\phi_2(t)$, podem ser expressos das seguintes maneiras:

$$s_1 = s_{1x} + j s_{1y}, \quad (2.15)$$

$$s_{1x} = \int_0^{T_b} s_1(t) \phi_1(t) dt = + \frac{\sqrt{3E_b}}{2}, \quad (2.16)$$

$$s_{1y} = \int_0^{T_b} s_1(t) \phi_2(t) dt = + \frac{\sqrt{E_b}}{2}, \quad (2.17)$$

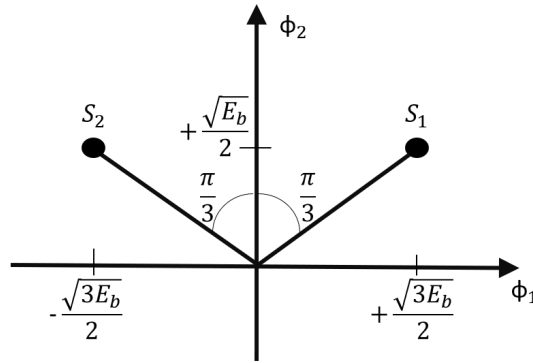
$$s_2 = s_{2x} + j s_{2y}, \quad (2.18)$$

$$s_{2x} = \int_0^{T_b} s_2(t) \phi_1(t) dt = - \frac{\sqrt{3E_b}}{2}, \quad (2.19)$$

$$s_{2y} = \int_0^{T_b} s_2(t) \phi_2(t) dt = +\frac{\sqrt{E_b}}{2}. \quad (2.20)$$

A Figura 9 exibe o diagrama de constelação do sinal correspondente a $\pi/3$ -BPSK com portadora em ϕ_2 .

Figura 9 – Diagrama de constelação do sinal $\pi/3$ -BPSK



Fonte: Autora

A demodulação do sinal $\pi/3$ -BPSK é semelhante a demodulação do BPSK convencional, apresentado na Figura 7. A parcela correspondente ao sinal $\pi/3$ -BPSK depois da multiplicação do sinal recebido pela portadora recuperada no demodulador é dada por

$$\sqrt{\frac{2}{T_b}} \cos(2\pi f_c t) s(t) = \frac{\sqrt{3}}{2} \frac{2\sqrt{E_b}}{T_b} b(t) \left(\frac{1}{2} + \frac{\cos(4\pi f_c t)}{2} \right) + \frac{\sqrt{E_b}}{T_b} \frac{\sin(4\pi f_c t)}{2}. \quad (2.21)$$

Observa-se na Equação 2.21 que além do sinal em banda base $b(t)$, existem sinais com o dobro da frequência da portadora, que serão cancelados pelo filtro casado (integrador). Portanto, o sinal útil na saída do integrador será:

$$\sqrt{\frac{3E_b}{4}} b(t). \quad (2.22)$$

Da Equação 2.22, está evidente que a energia de bit foi reduzida por um fator de 3/4. Logo, a taxa de erro de bits para o sistema $\pi/3$ -BPSK é:

$$P_e = Q\left(\sqrt{\frac{3}{2} \frac{E_b}{N_o}}\right). \quad (2.23)$$

Analisando a Equação 2.23, podemos observar que o sinal $\pi/3$ -BPSK tem uma perda equivalente a 1,25 dB, com relação a modulação BPSK convencional.

A densidade espectral de potência do sinal $\pi/3$ -BPSK equivalente em banda base será:

$$S_B(f) = \frac{2E_b \text{sinc}^2(\pi T_b f)}{(\pi T_b f)^2} + \frac{E_b}{4T_b} \delta(f) = \frac{3}{2} E_b \text{sinc}^2(T_b f) + \frac{E_b}{4T_b} \delta(f), \quad (2.24)$$

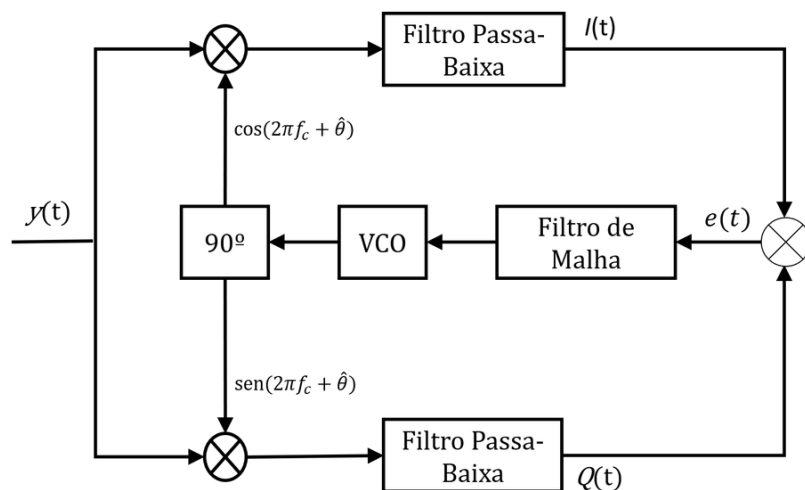
em que $\delta(f)$ representa o delta de Dirac. Nota-se que o delta de Dirac presente em $S_B(f)$ foi originado por causa da portadora sem modulação contida no sinal transmitido.

2.3 Recuperação de Portadora

Para realizar a recepção ótima dos dados transmitidos em sinal com modulação BPSK, a portadora e o sinal de *clock* devem estar recuperados no receptor. A obtenção da portadora, a partir da forma de onda digitalmente modulada recebida, é a tarefa do recuperador de portadora.

Para melhorar a eficiência de energia do transmissor, as técnicas de modulação mais modernas optam por suprimir totalmente a portadora no sinal transmitido. Isto tem o benefício adicional de que toda a energia transmitida reside na parte do espectro que contém a informação. Infelizmente, em sistemas de portadora suprimida, os PLL's (*Phase Locked Loops*) não podem ser usados diretamente para a recuperação da mesma. Portanto, são necessárias técnicas mais sofisticadas para a recuperação de portadora. Diversos fatores devem ser considerados durante a seleção e desenvolvimento de um sistema para esta finalidade. Neste trabalho, apenas a modulação BPSK é considerada, e o método adotado é o da malha de Costas, representado na Figura 10 (KEREGUDADHAHALI, 2008).

Figura 10 – Diagrama de blocos da malha de Costas



Fonte: R.E. et al, 2015

A malha de Costas possui dois multiplicadores, onde o sinal recebido na entrada é multiplicado tanto pelo sinal da portadora gerada localmente, como também pelo sua versão defasada de 90° . Depois da multiplicação e passagem pelos filtros passa-baixa, nos dois braços da malha, os sinais em banda base $I(t)$ e $Q(t)$ são gerados, e depois subtraídos para produzir o sinal de erro, que após a filtragem pelo filtro de malha, controla o VCO (Oscilador Controlado por Tensão). Por sua vez, o VCO gera uma réplica da portadora.

Dado o sinal de entrada na malha expresso por

$$y(t) = Ab(t)\cos(2\pi f_c t + \theta), \quad (2.25)$$

em que $b(t) = \pm 1$, A é a amplitude e f_c a frequência da portadora. Temos que a entrada do filtro passa-baixa do braço $I(t)$ é expressa da seguinte maneira:

$$Ab(t)\cos(2\pi f_c t + \theta)\cos(2\pi f_c t + \hat{\theta}) = \frac{Ab(t)}{2}\cos(4\pi f_c t + \phi) + \frac{Ab(t)}{2}\cos(\phi), \quad (2.26)$$

onde θ é a fase do sinal de entrada, $\hat{\theta}$ é a réplica da fase da portadora local e $\phi = \theta - \hat{\theta}$. Da mesma forma, a entrada no filtro passa-baixa no braço $Q(t)$:

$$Ab(t)\cos(2\pi f_c t + \theta)\sin(2\pi f_c t + \hat{\theta}) = \frac{Ab(t)}{2}\sin(4\pi f_c t + \phi) + \frac{Ab(t)}{2}\sin(\phi). \quad (2.27)$$

O filtro passa-baixa elimina os termos em altas frequências. Logo a saída de cada filtro será

$$I(t) = \frac{Ab(t)}{2}\cos(\phi), \quad (2.28)$$

e

$$Q(t) = \frac{Ab(t)}{2}\sin(\phi). \quad (2.29)$$

O sinal erro, $e(t)$, resultante da multiplicação de $I(t)$ e $Q(t)$, controla o VCO através do filtro de malha, e pode ser expresso por

$$e(t) = \frac{A^2}{8}\sin(2\phi). \quad (2.30)$$

Sabendo que $\sin(\phi) \approx \phi$ quando $\phi \ll 1$, temos que

$$e(t) = \frac{A^2}{4}\phi. \quad (2.31)$$

A saída do filtro de malha e entrada no VCO pode ser expresso por

$$\hat{e}(t) = Ke(t) = \frac{A^2 K}{4}\phi. \quad (2.32)$$

Enquanto houver diferença de fase, o VCO controla a frequência e fase na sua saída, e assim o erro de fase é reduzido gradualmente.

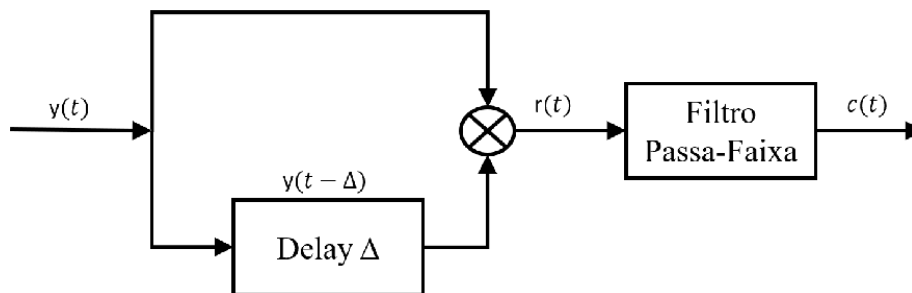
2.4 Sincronização de Símbolo

A sincronização de símbolo objetiva a determinação dos instantes de início e fim de cada símbolo, pois para a detecção ótima dos bits estas informações são necessárias. A falta de sincronismo de símbolo tem grande impacto no desempenho do sistema (PROAKIS; SALEHI, 2008).

As técnicas de sincronização em que o receptor utiliza os dados recuperados pelo receptor, para o sincronismo do sistema, são definidas na literatura inglesa por *Data-Aided (DA)*. Caso o receptor utilize os próprios dados recuperados, no processo de detecção através de um sistema realimentado, a técnica é conhecida como *Decision-Directed (DD)*. Se para a sincronização não houver nenhuma ajuda de dados, então a técnica é classificada como *Non-Data-Aided (NDA)* (MENGALI; ANDREA, 2013).

Neste trabalho utilizamos um método de sincronização assíncrona, de malha aberta e *NDA*. A solução adotada é uma versão modificada do recuperador do sinal de *clock* proposto por D'ANDREA; MENGALI, 1986, como apresentado na Figura 11. Um arquitetura similar de sincronizador quadrático é também apresentada em PROAKIS e SALEHI, (2008).

Figura 11 – Diagrama de bloco do recuperador de clock



Fonte: D'Andrea e Mengali, 1986.

O sinal de entrada $y(t)$ é multiplicado com sua versão atrasada $y(t - \Delta)$ para formar $r(t)$, que por sua vez contém uma componente espectral na frequência da taxa de símbolos. Em seguida, o sinal é filtrado por um filtro passa-faixa, centrado na mesma frequência da taxa de símbolos, resultando em um sinal de *clock* $c(t)$.

3 MODELO DO SISTEMA

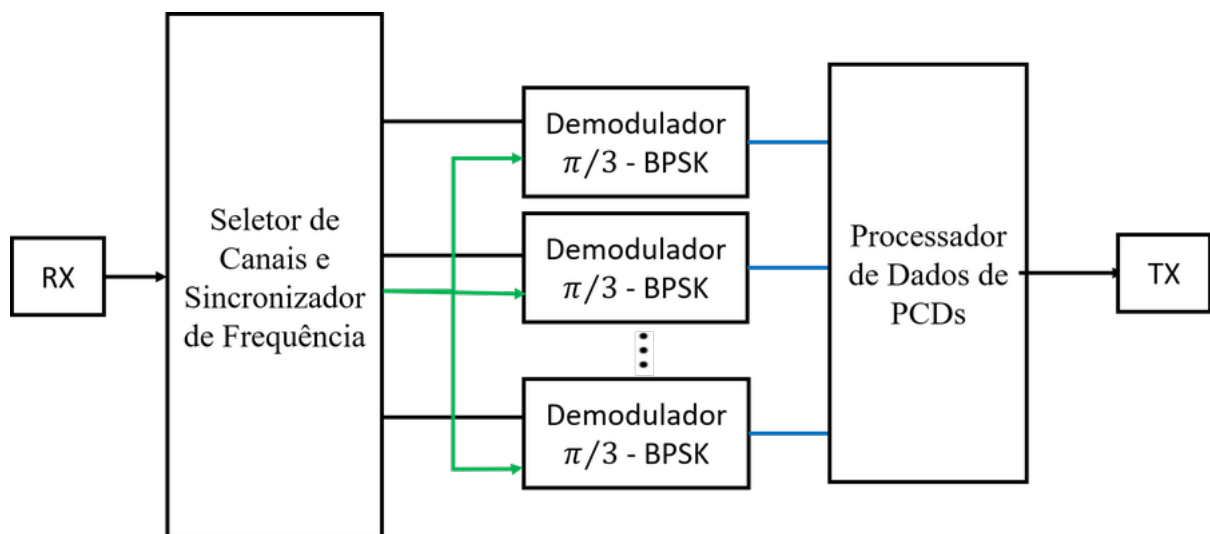
Neste Capítulo apresentam-se as funcionalidades do transponder regenerativo em estudo pelo INPE, o modelo do canal espacial e do sinal recebido das PCDs pelo satélite.

3.1 Visão Geral do Transponder Regenerativo

O Sistema Brasileiro de Coleta de Dados Ambientais é composto por satélites com funções de repetidores analógicos, no qual recebem os sinais das PCDs e retransmitem para as estações de recepção em solo. Há uma proposta de utilizar um transponder regenerativo capaz de realizar o processamento digital dos sinais recebidos das PCDs e o tratamento dos dados para envio às estações receptoras. A ideia é viabilizar o processamento dos sinais das PCDs a bordo do satélite. O modelo ainda está em fase de pesquisa no INPE.

Considerando que o enlace espacial do SBCDA é modelado como um canal multiusuário com desvio Doppler e ruído AWGN, temos que o transponder regenerativo deverá ser eficiente em corrigir o desvio de frequência, realizar uma demodulação digital e por fim, verificar a integridade dos dados das PCDs recebidas para transmiti-los ao segmento do solo. Neste contexto, a arquitetura do transponder é composta por um seletor de canais, sincronizador de frequência, demodulador BPSK e processador de dados. Apresenta-se na Figura 12 o diagrama de blocos simplificado da arquitetura do transponder regenerativo.

Figura 12 – Diagrama de blocos do transponder regenerativo



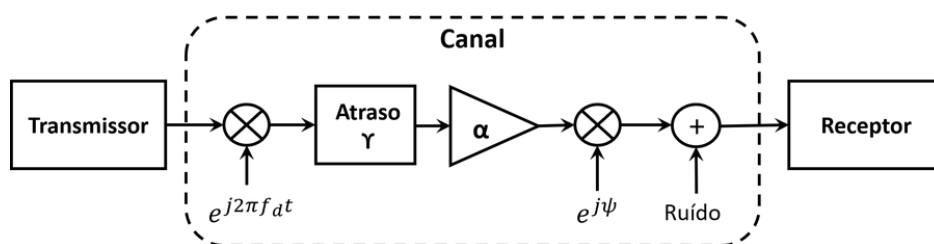
Fonte: Silva e Lucena, 2018.

Ao receber os sinais emitidos pelas PCDs (RX), o transponder iniciará o processo de seleção dos canais e estimativa das frequências de cada plataforma, para então serem alocados aos demoduladores. Estes processos de seleção e habilitação dos demoduladores são implementados pelo barramento de controle, em cor verde (Figura 12). Os demoduladores por sua vez, são responsáveis por completar a aquisição da portadora da PCD, sincronização dos símbolos recebidos e detecção de bits. As informações serão enviadas para o processador de dados para decodificação e checagem de erros através de um módulo de processamento de CRC (do inglês, *Cyclic Redundancy Check*). Se os dados estiverem incorretos serão descartados, caso contrário, serão armazenados em um *buffer*, tipo FIFO (do inglês, *First In. First Out*), até que sejam coletadas todas as mensagens recebidas das PCDs, durante a visada corrente do satélite. Posteriormente, o processador formatará as mensagens armazenadas e enviará ao transmissor (TX) em formato de *frames*, detalhe do barramento de dados em cor azul, de modo a transmiti-las ao segmento solo (SILVA; LUCENA, 2018).

3.2 Modelo do Canal

O sinal quando propagado na atmosfera sofre alterações na amplitude, fase e polarização, decorrentes de fenômenos que dependem do clima, da geografia local, da frequência da portadora, tipo de transmissão e do ângulo de elevação (IPPOLITO, 2017). Alguns destes fenômenos têm um impacto no desenvolvimento do demodulador deste trabalho.

Figura 13 – Modelo equivalente em banda básica do sistema de comunicação



Fonte: Pimentel, 2017.

A Figura 13 apresenta o modelo equivalente em banda básica do sistema de comunicação. Portanto, a resposta impulsiva do canal pode ser expressa por $c(t) = \alpha \delta(t - \gamma) e^{j[2\pi f_d(t-\gamma) + \psi]} + w(t)$, em que o desvio de frequência f_d é provocado pelo efeito Doppler, que por sua vez é parcialmente corrigido no estágio anterior ao demodulador. A diferença de fase entre os osciladores do transmissor e do receptor é representado pelo ψ . O atraso no sinal denotado por γ , caracteriza a

duração de propagação desde o transmissor até o receptor. Além disso, o parâmetro α representa a atenuação em amplitude sofrida pelo sinal.

3.3 Modelagem do Sinal

As PCDs enviam para os satélites uma mensagem com uma duração de 360 a 920 ms, em intervalos de 40 a 220 s. Os dados são codificados no formato *Biphase-L* com uma taxa de 400 bps. A portadora do sinal é modulada em fase, na frequência de 401,62 MHz. Considerando o desvio Doppler e a canalização das PCDs, a largura de banda total dos sinais, que chegam ao satélite, é inferior a 60 kHz (PACOLA SOBRINHO, 1988).

O satélite recebe os sinais oriundos das PCDs com acréscimo de ruído, cuja densidade espectral de potência é igual a -173 dBm/Hz, deslocamento Doppler máximo de 9 kHz e potência na faixa de -108 a -126 dBm para uma taxa de erro de bits igual a 10^{-4} (CAVALCANTE; DUARTE, 2015).

O modelo discreto do sinal com modulação de cada PCD, na entrada do demodulador, pode ser expresso por:

$$r[n] = \frac{\sqrt{3}A}{2}b[n]\cos(w_cn + \theta_c[n]) + \frac{A}{2}\sin(w_cn + \theta_c[n]) + w[n], \quad (3.1)$$

em que A é a amplitude do sinal recebido, w_c representa frequência discreta da portadora, $b[n]$ é o sinal em banda base, corresponde a fase da portadora, indica o ruído AWGN com variância N_D . O sinal em banda base é dado por:

$$b[n] = \sum_{k=-\infty}^{\infty} a[k]P[n - kN_T - N_\tau], \quad (3.2)$$

em que $a[k] \in \{1, -1\}$ são os símbolos BPSK transmitidos no k -ésimo período, N_τ representa o atraso de símbolo e $P[n]$ é o pulso Manchester discreto definido por

$$P[n] = \begin{cases} 1, & 0 \leq n < T/2T_s, \\ -1, & T/2T_s \leq n \leq T/T_s, \end{cases} \quad (3.3)$$

com duração $N_T = T/T_s$, sendo T o período de símbolo e T_s o período de amostragem. Considerando que a frequência de amostragem $f_s = \frac{1}{T_s}$ é 200 kHz e que a frequência da portadora f_c vale 50 kHz, temos que $w_c = \frac{2\pi f_c}{f_s} = \frac{\pi}{2}$. O atraso de símbolo é provocado pelo tempo de propagação do sinal transmitido. A fase da portadora pode ser modelada conforme,

$$\theta_c[n] = \theta_o + v_D n, \quad (3.4)$$

em que, θ_o é uma fase desconhecida e v_D representa um resíduo da frequência Doppler, que corresponde a um valor máximo de ± 5 Hz (SILVA; LUCENA, 2018). A maior parte do deslocamento Doppler foi corrigido pelo estimador de frequência do transponder regenerativo conforme descrito na seção anterior. Por outro lado, a fase desconhecida θ_o decorre de um possível desvio de frequência e fase, provenientes do enlace espacial (MAIA; LUCENA; SILVA, 2018). A estrutura das mensagens das PCDs é descrita na Tabela 1 abaixo:

Tabela 1 – Estrutura das Mensagens das PCDs

Portadora Pura:	Portadora Modulada:						
160 ms	A	B	C	D	E	F	G
Portadora Pura (Início):				160 ms			
Descrição da Estrutura da Portadora Modulada:							
A – Sincronização de Bits				15 bits “1” = 37,5 ms			
B – Sincronização da Palavra				8 bits (“00010111”)			
C – Inicialização da Mensagem				1 bit “1”			
D – Nº de Blocos de 32 bits (Nb)				4 bits (Nb = 1,2,... 8)			
E – Identificação da PCD				20 bits			
F – Dados dos Sensores				32*Nb			
G – CRC (opcional)				8 bits			

Fonte: Pécala, 2005

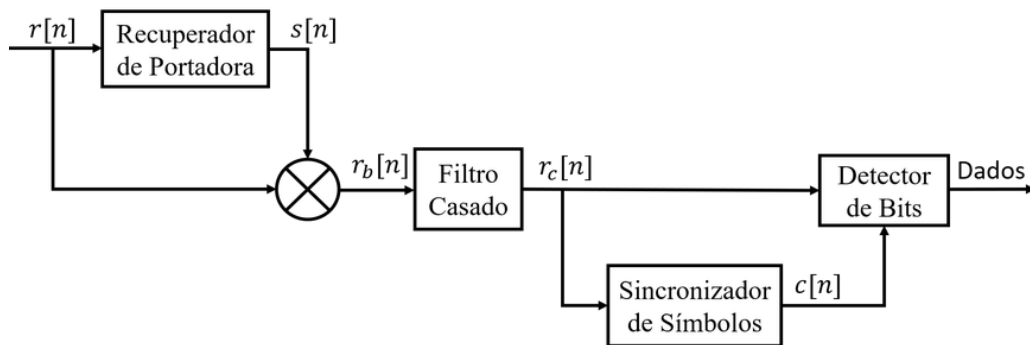
Os sinais recebidos pelo satélite possuem duração entre 360 a 920 ms, com período inicial de 160 ms, quando a portadora está sem modulação, reservado para sincronização de frequência e fase. Destaca-se que os 37,5 ms seguintes da mensagem, conforme descrito na Tabela 1, são atribuídos para sincronismo de símbolo e corresponde a 15 bits “1” (PÉCALA, 2005).

4 DEMODULADOR $\pi/3$ -BPSK PROPOSTO

Neste Capítulo, detalha-se o projeto da arquitetura do demodulador proposto, para cada módulo funcional e também se apresentam a caracterização matemática e as respectivas análises concernentes a cada módulo.

O diagrama de blocos funcional do demodulador $\pi/3$ -BPSK é apresentado na Figura 14.

Figura 14 – Modelo do demodulador $\pi/3$ -BPSK completamente digital.



O sinal $r[n]$ que chega ao demodulador foi definido na equação 3.1. O módulo recuperador de portadora deriva uma réplica da portadora recebida, $s[n]$, a partir do sinal de entrada.

O multiplicador que segue o recuperador de portadora efetua a conversão do sinal recebido, derivando o sinal $r_b[n]$, que contém o sinal em banda base e a portadora modulada na frequência $2w_c$, a qual será filtrada no estágio seguinte.

Para maximizar a relação sinal-ruído, foi utilizado um filtro casado para o sinal $r_b[n]$. O sinal de saída é denotado por $r_c[n]$. O sincronizador de símbolo recebe $r_c[n]$ do filtro casado e gera uma onda quadrada, denotada por $c[n]$, que está sincronizada com o início e término dos símbolos e representa o *clock* do sistema. Os sinais $r_c[n]$ e $c[n]$ são entregues ao módulo detector de bit que, a partir destes, faz a detecção dos bits e entrega a sequência de dados ao processador do transponder.

4.1 Recuperador de Portadora

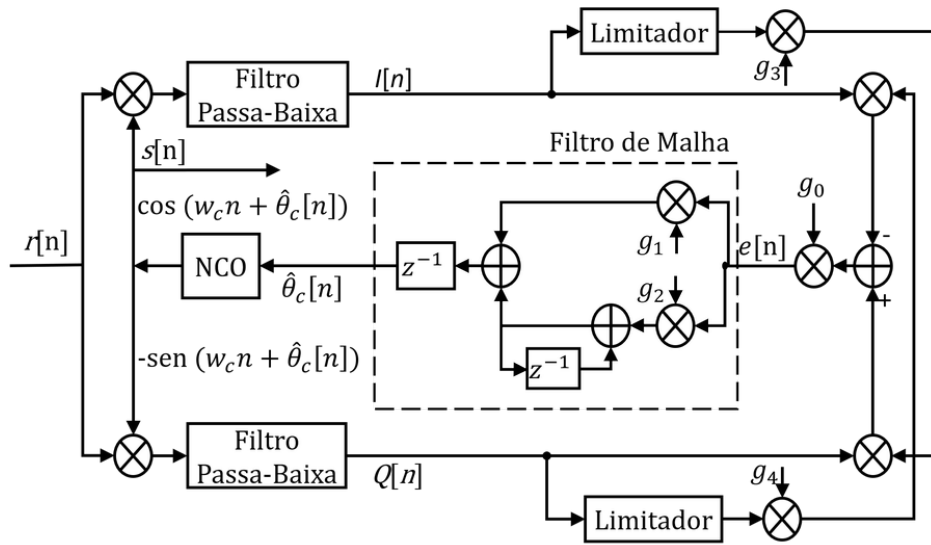
O módulo recuperador de portadora, indicado na Figura 15, tem como função estimar a fase da portadora e eventualmente algum erro residual de frequência e, a partir das estimativas, gerar uma réplica da portadora recebida, representada por $s[n]$.

É interessante destacar que a malha de Costas clássica para sincronização de portadora com modulação BPSK (PROAKIS; SALEHI, 2008) não funciona para modulação $\pi/3$ -BPSK, porque neste caso a parcela de modulação não é cancelada

no processo de geração do sinal de erro que controla o NCO (Oscilador Controlado Numericamente). A arquitetura adotada é uma variante de uma malha de Costas discreta modificada, concebida para recuperação de portadoras com modulação QPSK (TYTGAT; STEYAERT; REYNAERT, 2012).

Nossa contribuição, para o funcionamento da malha com sinais $\pi/3$ -BPSK, foi o acréscimo dos ganhos g_3 e g_4 na saída dos limitadores nos braços I e Q da malha, respectivamente.

Figura 15 – Diagrama de blocos do recuperador de portadora



O sinal de entrada $r[n]$ é multiplicado em ambos os misturadores, e os sinais convertidos são filtrados nos braços I e Q da malha pelos filtros passa-baixas, para supressão da segunda harmônica. Os filtros passa-baixas são filtros discretos com resposta impulsiva infinita e frequência de corte equivalente a 800 Hz.

Os sinais resultantes $I[n]$ e $Q[n]$, nas saídas destes filtros passam pelos limitadores, que implementam *hard-limiters* com amplitude de -1 e +1, e são utilizados na geração do sinal de erro $e[n]$, que depois de filtrado pelo filtro de malha, controla a fase e a frequência das formas de onda seno e cosseno geradas pelo NCO e utilizadas para fechar a malha por meio dos dois misturadores de entrada. A portadora recuperada é expressa por:

$$s[n] = \cos(w_c n + \hat{\theta}_c[n]), \quad (4.1)$$

em que $\hat{\theta}_c[n]$ representa a estimativa de fase e frequência.

4.1.1 Determinação da curva S da malha

Nesta análise desprezamos a parcela de ruído no sinal de entrada da malha. Temos que o sinal de entrada, expresso na Equação 3.1, é multiplicado pelo sinal da

portadora gerada localmente em cada ramo, resultando nos sinais $I[n]$ e $Q[n]$ na saída dos filtros passa-baixas, expressos por:

$$I[n] = \frac{A}{4} \text{sen}(\phi) + \frac{\sqrt{3}A}{4} b[n] \cos(\phi), \quad (4.2)$$

$$Q[n] = -\frac{A}{4} \cos(\phi) + \frac{\sqrt{3}A}{4} b[n] \text{sen}(\phi), \quad (4.3)$$

em que $\phi = \theta_c[n] - \hat{\theta}_c[n]$ é o erro de fase da malha. Supondo ϕ menor do que $\pi/10$, nas saídas dos limitadores, em cada braço da malha, tem-se os seguintes sinais:

$$\text{Sgn}\{I[n]\} = b[n], \quad (4.4)$$

$$\text{Sgn}\{Q[n]\} = -1, \quad (4.5)$$

em que $\text{Sgn}\{x\}$ é igual 1 se $x \geq 0$ e é igual a -1 se $x < 0$.

Portanto, conforme indicado na Figura 15, o sinal de erro pode ser expresso por

$$e[n] = g_0 g_3 \text{Sgn}\{I[n]\} Q[n] - g_0 g_4 \text{Sgn}\{Q[n]\} I[n], \quad (4.6)$$

que resulta em

$$e[n] = \frac{g_0 A (\sqrt{3} g_3 + g_4)}{4} \text{sen}(\phi) + \frac{g_0 A (\sqrt{3} g_4 - g_3)}{4} \cos(\phi), \quad (4.7)$$

substituindo as Eq. (4.2), (4.3) e (4.6) .

A curva S é definida como sendo (MENGALI; ANDREA, 2013)

$$S(\phi) = E\{e[n]|\phi\}, \quad (4.8)$$

em que $E\{e[n]|\phi\}$ representa a média estatística de $e[n]$ dado ϕ . Atribuindo-se $g_3 = \sqrt{3}$ e $g_4 = 1$, obtém-se

$$S(\phi) = g_0 A \text{sen}(\phi). \quad (4.9)$$

Reconhecendo ainda que $\phi \ll 1$, na condição de rastreo da malha, e ajustando-se o ganho g_0 para normalizar a inclinação da curva S, resulta $S(\phi) = \phi$.

4.1.2 Projeto da malha de Costa

A malha discreta representada na Figura 15 pode ser aproximada por um sistema linear de segunda ordem cuja função do sistema é apresentado na Equação 2.26. Logo temos que (MENGALI; ANDREA, 2013; LINDSEY; CHIE, 1981)

$$H(z) = \frac{\hat{\theta}_c(z)}{\theta_c(z)} = \frac{(g_1 + g_2)z - g_1}{z^2 - (g_1 + g_2 - 2)z + (1 - g_1)}, \quad (4.10)$$

onde g_1 e g_2 são os ganhos do filtro de malha que definem a frequência natural w_n , e o fator de amortecimento ζ da malha analógica equivalente.

Adotando como tempo de regime $t_s=140$ ms e $\zeta=0,707$, e usando-se a seguinte aproximação (GARDNER, 2005)

$$t_s \cong \frac{4}{w_n \zeta}, \quad (4.11)$$

determina-se $w_n = 40,41$ rad/s. A partir desses parâmetros os ganhos g_1 e g_2 da malha do DPLL foram calculados pelas seguintes equações (LI; MEINERS, 2000)

$$g_1 = 1 - e^{2\zeta w_n T_s}, \quad (4.12)$$

$$g_2 = 1 + e^{-2\zeta w_n T_s} - 2e^{-\zeta w_n T_s} \cos(w_n T_s \sqrt{1 - \zeta^2}), \quad (4.13)$$

que resulta em $g_1 = 2,85 \times 10^{-4}$ e $g_2 = 4,08 \times 10^{-8}$.

4.1.3 Estabilidade do sistema DPLL

A estabilidade de sistema de tempo discreto ocorre quando as raízes da equação característica está dentro do círculo unitário $|Z| = 1$ no plano Z. As posições dos pólos da equação característica determina se o sistema é estável, porém esse método é tecnicamente difícil de implementar no DPLL, já que os coeficientes da equação não estão disponíveis no início do projeto.

Para testar a estabilidade do sistema DPLL, o método mais eficiente é o critério de *Jury*, esse método pode ser aplicado diretamente o modelo DPLL de segunda ordem para determinar a condição de estabilidade. O critério de *Jury* converge para um sistema estável rapidamente, sem grande quantidade de cálculos (LI; MEINERS, 2000).

As condições de estabilidade para o sistema DPLL são estabelecidos pelo critério de Jury, que os ganhos do filtro de malha devem ser nessas condições: $0 < g_1 < 2$ e $0 < g_2 < 4$ (LI; MEINERS, 2000). Portanto, observando os valores de g_1 e g_2 encontrado na sessão anterior, é fácil perceber que o sistema DPLL aplicável é estável.

4.1.4 Determinação da variância da fase estimada (LUCENA, 2019)

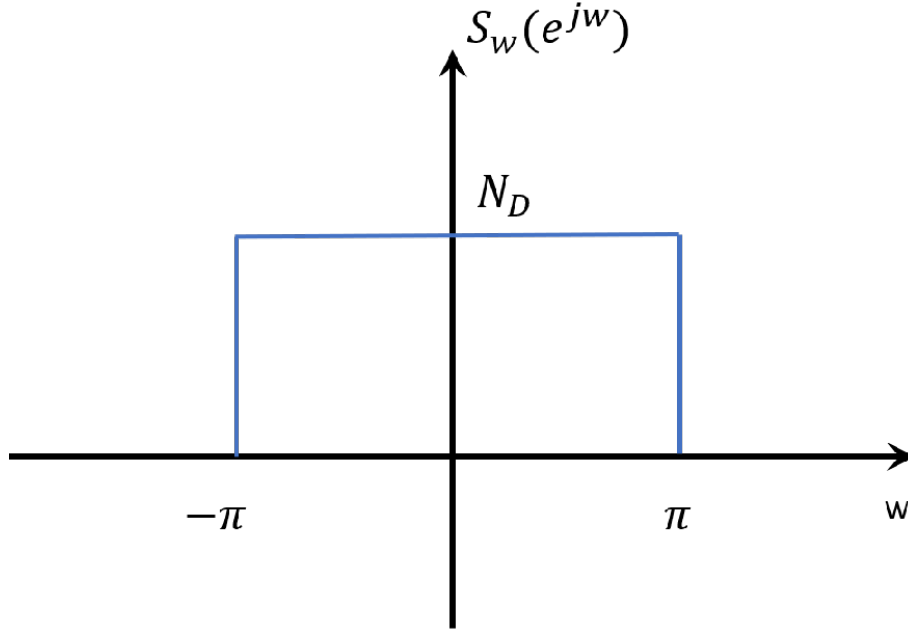
O sinal $r[n]$ na entrada do recuperador de portadora, conforme Eq. 3.1, é dado por:

$$r[n] = \frac{\sqrt{3}A}{2}b[n]\cos(w_c n + \theta_c[n]) + \frac{A}{2}\sin(w_c n + \theta_c[n]) + w[n], \quad (4.14)$$

em que $w_c = \frac{\pi}{2}$ e $w[n]$ indica o ruído discreto gaussiano e branco com variância $N_D = \frac{N_0}{2T_s}$, sendo N_0 a densidade unilateral de potência do ruído antes da discretização

do sinal recebido com taxa de amostragem $\frac{1}{T_s}$ (SILVA; LUCENA; MOTA, 2014). A densidade espectral de potência de $w[n]$ é denotada por $S_w(e^{jw})$ está representada na Figura 16.

Figura 16 – Densidade espectral de potência de $w[n]$



Fonte: Lucena, 2019

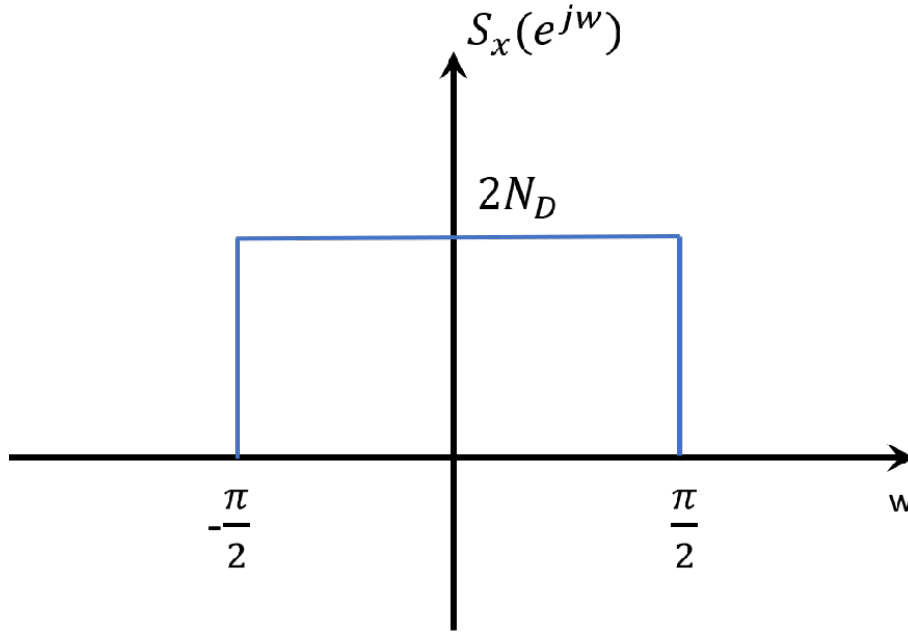
Para as amostras correspondentes a um dado símbolo transmitido $a[k]$ (+1 ou -1) no instante k , o sinal recebido pode ser expresso pela seguinte equação:

$$r[n] = A \sin(w_c n + \frac{\pi}{3} a[k] + \theta_c[n]) + w[n]. \quad (4.15)$$

Desde que $w[n]$ é um processo estocástico estacionário, ele pode ser decomposto em fase e quadratura de modo que (PROAKIS; SALEHI, 2008)

$$w[n] = x[n] \cos(w_c n + \frac{\pi}{3} a[k] + \theta_c[n]) - y[n] \sin(w_c n + \frac{\pi}{3} a[k] + \theta_c[n]), \quad (4.16)$$

em que $x[n]$ e $y[n]$ são os processos gaussianos de banda base em fase e quadratura, respectivamente associados a $w[n]$. A densidade espectral de potência de $x[n]$ e $y[n]$ são iguais e está representada na Figura 17.

Figura 17 – Densidade espectral de potência de $x[n]$ 

Fonte: Lucena, 2019

Substituindo a Eq. 4.16 na Eq. 4.15 e fazendo algumas manipulações algébricas obtemos:

$$r[n] = V[n] \text{sen}(w_c n + \frac{\pi}{3} a[k] + \theta_c[n] + \beta[n]), \quad (4.17)$$

em que

$$V[n] = \sqrt{(A - y[n])^2 + x^2[n]} \quad (4.18)$$

e

$$\beta[n] = \text{arctg}\left(\frac{x[n]}{A - y[n]}\right). \quad (4.19)$$

A Equação 4.17 evidencia que $\beta[n]$ é o ruído que distorce a fase do sinal de entrada. Supondo que a relação sinal-ruído é elevada, isto é, $A \gg y[n]$, podemos fazer a seguinte aproximação:

$$\beta[n] \cong \frac{x[n]}{A}. \quad (4.20)$$

Portanto, $\beta[n]$ é um ruído com densidade espectral de potência constante e igual a

$$N_\beta = \frac{2N_D}{A^2} = \frac{N_0}{A^2 T_s}. \quad (4.21)$$

Considerando válida a aproximação da malha de Costa por um sistema de segunda ordem de função de sistema $H(z)$ (Eq. 4.10), a variância da fase estimada pelo recuperador de portadora é (LINDSEY; CHIE, 1981)

$$\sigma_{\hat{\theta}_c}^2 = 2B_L T_s N_\beta = \frac{2B_L N_0}{A^2}, \quad (4.22)$$

sendo

$$2B_L T_s = \frac{1}{2\pi j} \oint_{|z|=1} H(z)H(z^{-1})z^{-1}dz. \quad (4.23)$$

Reconhecendo que

$$A = \sqrt{\frac{2E_b}{T}}, \quad (4.24)$$

em que E_b é a energia de bit, T é a duração do bit e aplicando esta informações na Eq. 4.22, obtém-se

$$\sigma_{\hat{\theta}_c}^2 = \frac{B_L T}{E_b/N_0}. \quad (4.25)$$

Como será mostrado no Capítulo 5 a expressão da variância da fase estimada, Eq. 4.25, coincide com o limite de Cramer-Rao.

4.2 Conversor para banda-básica

Este módulo é implementado por um simples multiplicador. O sinal de saída, $r_b[n]$, é o resultado do produto do sinal de entrada $r[n]$ com a saída do recuperador de portadora $s[n]$:

$$r_b[n] = r[n]s[n], \quad (4.26)$$

$$r_b[n] = \left\{ \frac{\sqrt{3}A}{2}b[n]\cos(w_c n + \theta_c[n]) + \frac{A}{2}\sin(w_c n + \theta_c[n]) + w[n] \right\} \cos(w_c n + \hat{\theta}_c[n]), \quad (4.27)$$

Supondo que a portadora recuperada esteja perfeitamente sincronizada, o sinal do filtro casado pode ser expresso por:

$$r_b[n] = \frac{\sqrt{3}A}{4}b[n] + \frac{\sqrt{3}A}{4}b[n]\cos(2w_c n + 2\theta_c[n]) - \frac{A}{4}\sin(2w_c n + 2\theta_c[n]) + w[n]\cos(w_c n + \theta_c[n]). \quad (4.28)$$

Na equação acima, observa-se que o primeiro termo representa o sinal de banda-básica, e contém as informações transmitidas, o segundo e terceiro termos estão centrados na frequência $2w_c$ e precisam ser eliminados antes da detecção de bits, e finalmente, o último termo corresponde a parcela de ruído Gaussiano.

4.2.1 Filtro Casado

A resposta impulsiva do filtro casado é um pulso Manchester discreto, exatamente como está definido pela Equação 3.3. Ele maximiza a relação sinal-ruído e também elimina os sinais em torno de $2w_c$ presentes no sinal $r_b[n]$. O sinal de saída pode ser representado por

$$r_c[n] = \frac{\sqrt{3}A}{4}b[n] * P[n] + z[n], \quad (4.29)$$

em que $*$ representa a convolução discreta, $P[n]$ é a resposta impulsiva do filtro casado (dada pela Eq. 4.25) e $z[n]$ é o ruído Gaussiano. Neste ponto do sistema, a taxa de amostragem ainda continua sendo $F_s = 1/T_s$, de forma que o sinal $r_c[n]$ contem N_T amostras por símbolo.

4.3 Sincronizador de símbolo

O módulo sincronizador de símbolo recebe o sinal $r_c[n]$ para gerar um sinal $c[n]$, sincronizado com os símbolos recebidos. O *clock* $c[n]$ é repassado ao módulo detector de bits para completar o processo de detecção das informações transmitidas.

O diagrama de blocos do sincronizador de símbolo está mostrado na Figura 18. A solução adotada é uma versão modificada do sincronizador quadrático (D'ANDREA; MENGALI, 1986; PROAKIS; SALEHI, 2008) em que a não-linearidade (NL) x^2 é substituída por $|x|$. O sinal $r_c[n]$, ao passar pela NL, gera uma raia espectral na frequência w_T , que corresponde a frequência analógica $1/T$. O sinal resultante $c_N[n]$, contendo a raia espectral, é filtrado por um filtro passa-faixa (FPF) estreito, centrado em w_T com largura de banda $B_T = w_T/10$. Como o FPF é estreito, apenas a raia espectral desejada e parte do ruído com espectro contínuo, em torno de w_T e presente em $c_N[n]$, passarão pelo filtro. O sinal $c_F[n]$ na saída do filtro é uma cossenoide com a mesma frequência e fase da raia espectral que pode ser expressa por

$$c_F[n] = V[n]\cos(w_T n + \varphi[n]), \quad (4.30)$$

em que $V[n]$ e $\varphi[n]$ são a amplitude e a fase de $c_F[n]$, respectivamente. A amplitude e a fase da raia recuperada não são constantes, sofrem alguma flutuação em decorrência da parcela de ruído contida em $c_N[n]$. A determinação da estatística destas flutuações ainda é matéria de estudos nesta pesquisa. A cossenóide $c_F[n]$ é transformada em uma onda quadrada $c[n]$ pela ação do módulo limitador.

Figura 18 – Diagrama de blocos do sincronizador de símbolo.

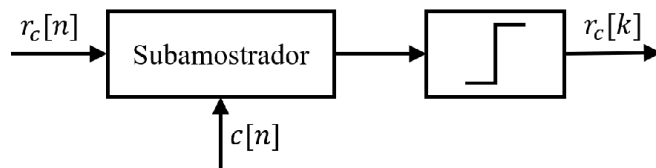


Nesta arquitetura de sincronizador, por causa do fator de sobreamostragem elevado ($N_T \gg 1$), não é necessário o uso de interpoladores para determinação da melhor amostra para decisão, como é feito em (MENGALI; ANDREA, 2013).

4.4 Detector de Bits

O diagrama de blocos do módulo detector de bits está mostrado na Figura 19. O sinal de entrada $r_c[n]$ passa por um subamostrador que escolhe uma amostra por símbolo, sob o controle da subida do *clock* $c[n]$, para gerar o sinal $r_c[k]$. Note que a subida de $c[n]$ indica o início e o final de cada símbolo. A decisão sobre o bit recebido é feita pelo limitador. O bit estimado será considerado “1” quando $r_c[k]$ for maior ou igual a zero, e será “0” se $r_c[k]$ for menor do que zero.

Figura 19 – Diagrama de blocos do detector de bits



A arquitetura de demodulador proposto implementa o receptor ótimo para o canal AWGN. Entretanto, por causas das imperfeições nas estimativas dos parâmetros de sincronismo, como será apresentado nos resultados, há uma perda de menos de 1 dB, em termos de taxa de erro de bits, com relação ao receptor ideal.

5 RESULTADOS DAS SIMULAÇÕES COMPUTACIONAIS

Neste capítulo, são apresentados alguns resultados de desempenho do demodulador $\pi/3$ -BPSK proposto, obtidos via simulação computacional através do Simulink/Matlab® R2016b licença *Student*. Foram avaliados a taxa de erro de bits, tempo de aquisição para o sincronismo de portadora e de símbolo, variância de fase e de atraso.

Resumem-se abaixo os valores dos principais parâmetros utilizados no modelo:

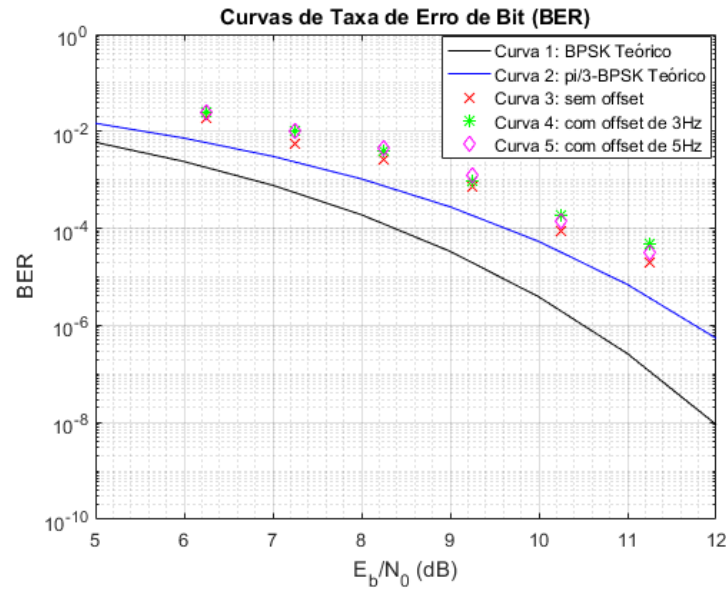
- Frequência da portadora: $f_c=50$ kHz;
- Taxa de símbolo: $1/T=400$ bps;
- Frequência de amostragem: $f_s=200$ kHz ;
- Energia de bit por densidade de ruído: $5 \text{ dB} \leq E_b/N_0 \leq 30 \text{ dB}$;
- *Offset* de fase: 0 a 2π ;
- *Offset* de atraso: 0 a T ;
- *Offset* de frequência: 3 Hz; 5 Hz
- 10^6 bits transmitidos

5.1 Taxa de Erro de Bits do Demodulador

A curva da taxa de erro de bit (BER) do demodulador é apresentada na Figura 20, onde são indicadas as curvas de desempenho. A curva 1 indica o desempenho teórico da modulação BPSK; A curva 2 indica o desempenho teórico da modulação $\pi/3$ -BPSK; A curva 3 corresponde a condição de *offset* nulo para frequência, fase e atraso de símbolo; a curva 4 e 5 apresenta a BER do demodulador com *offset* de frequência e atraso de símbolo igual a $T/2$, com *offset* de frequência de 3 Hz e 5 Hz respectivamente.

Observando a Figura 20 temos que na condição de taxa de erros de bits igual a 10^{-4} , com *offset*, o demodulador proposto cumpre o requisito de BER com E_b/N_0 menos que 10,5 dB, o que significa uma perda menor que 1 dB com relação ao limite teórico.

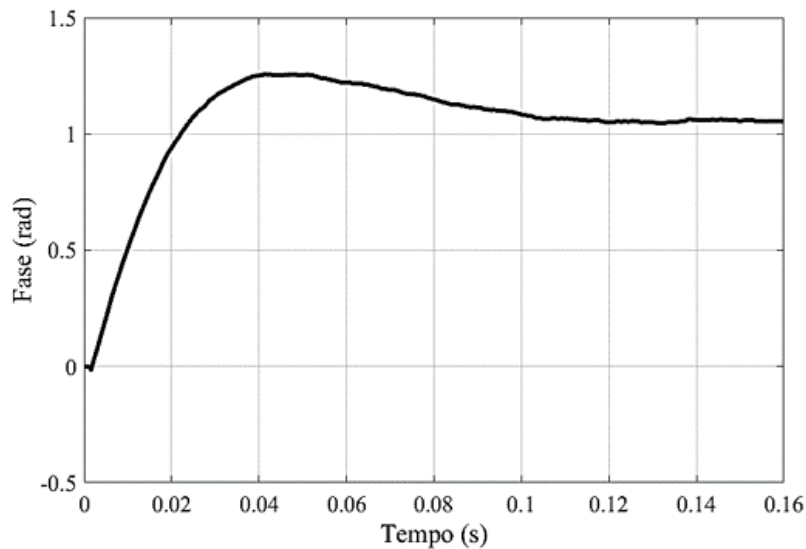
Figura 20 – Curvas da taxa de erro de bits



5.2 Tempo de aquisição

A Figura 21 mostra a curva do transitório de fase da malha de Costas modificada para um degrau de fase de $\pi/3$ na condição em que $E_b/N_0 = 30$ dB. Observa-se que o tempo de regime (t_s) é cerca de 120 ms, de forma que a especificação de projeto para aquisição de portadora em 160 ms é cumprida na Tabela 1.

Figura 21 – Resposta transitória da malha proposta para um degrau de fase



Medidas do transitório da saída do filtro passa-faixa do sincronizador de símbolo e a forma de onda do sinal $c[n]$ indicam sua estabilização em intervalo de tempo menor do que 4 bits. Portanto a sincronização ocorre em um tempo bem menor do que os 16 bits especificados.

5.3 Variância de Fase

A variância do erro de fase foi estimada através de simulação computacional. Os valores medidos são comparados aos limites teóricos de Cramer-Rao, expressos abaixo (MENGALI; ANDREA, 2013):

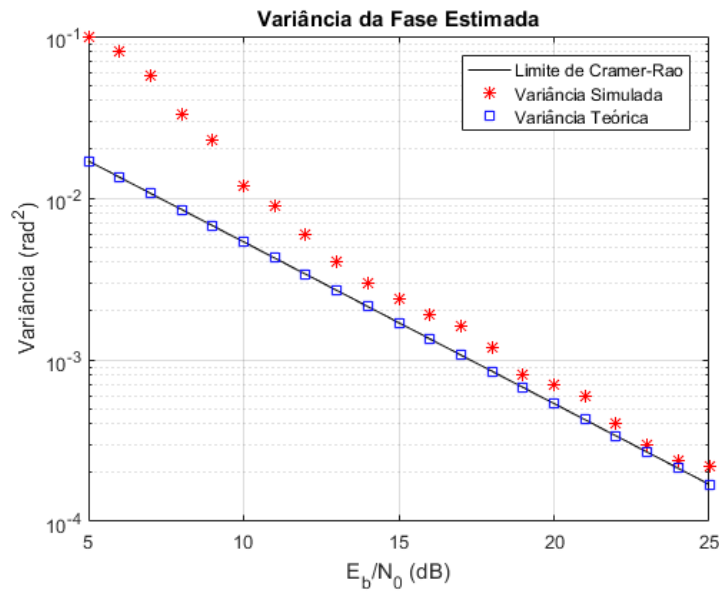
$$MCRB(\theta) = \frac{1}{2L_{eq}E_b/N_0}, \quad (5.1)$$

$$L_{eq} = \frac{1}{2B_L T} \quad (5.2)$$

onde $2B_L$ é a largura de banda do ruído.

A Figura 22 apresenta as seguintes curvas: o limite de Cramer-Rao (Eq. 5.1 e 5.2), a curva da variância teórica (Eq. 4.25) e a curva da variância estimada. Percebe-se que a variância medida se aproxima da teórica (e do limite de Cramer-Rao) a medida que a relação sinal-ruído aumenta. Este comportamento se explica porque na determinação da variância teórica foi considerado que o erro de fase ϕ é muito menor do que 1 e também que a relação sinal-ruído é elevada. Tais aproximações só são válidas para $E_b/N_0 \geq 14$ dB.

Figura 22 – Variância da fase estimada



6 CONCLUSÃO E PERSPECTIVAS

O demodulador $\pi/3$ -BPSK completamente digital proposto neste trabalho visa uma modernização no Sistema Brasileiro de Coleta de Dados Ambientais. O demodulador possui 5 módulos principais que são: o recuperador de portadora que corrige o erro de fase e realiza a demodulação; o conversor de banda base; o filtro casado que maximiza a relação sinal-ruído após a saída do conversor; o sincronizador de símbolos, que recupera o sinal de *clock*; e por fim o detector de bits que recupera os dados. Os diagramas de blocos e equações de todos os módulos funcionais do demodulador, juntamente com algumas análises matemáticas, foram apresentados para explicar a funcionalidade do sistema.

Os resultados da simulação computacional demonstram que as soluções adotadas permitem a sincronização do sistema em intervalo e tempo inferior ao que foi especificado, além de provocar pouco impacto na relação E_b/N_0 . Especificamente, ficou evidenciado através das simulações que o desempenho do estimador de fase se aproxima do limite de Cramer-Rao para relação E_b/N_0 maior que 14 dB, o que também concorda com a variância determinada analiticamente.

Na pior situação operacional, quando existe *offset* de frequência e atraso de símbolo o desempenho do demodulador proposto, em termos de BER, é menos de 1,0 dB inferior ao limite teórico, na condição de $BER=10^{-4}$.

Embora este trabalho demonstre que a arquitetura proposta apresenta bom desempenho, novos estudos estão sendo desenvolvidos com outras técnicas de recuperação de portadora e sincronização de símbolo.

As prováveis pesquisas para estudos futuros a partir deste trabalho são:

- Análise matemática para determinação do desempenho do sincronizador de símbolo utilizado.
- Implementação do circuito em FPGA e análise dos efeitos da quantização sobre o desempenho do sistema.
- Integração e emulação do demodulador desenvolvido em um transponder com N canais.

Referências

- CAVALCANTE, H. R. G.; DUARTE, J. M. L. Aquisição de frequência e fase para satélites do Sistema Brasileiro de Coleta de Dados. **XVII Simpósio Brasileiro de Sensoriamento Remoto - SBSR**, João Pessoa, p. 4392 – 4399, Abril 2015.
- D'ANDREA, A. N.; MENGALI, U. Performance Analysis of the Delay-Line Clock Regenerator. **IEEE Transactions on Communications**, v. 34, n. 4, p. 321 – 328, Abril 1986.
- GARDNER, F. M. A BPSK/QPSK timing-error detector for sampled receivers. **IEEE Transactions on Communications**, v. 34, n. 5, p. 423 – 429, Maio 1986.
- GARDNER, F. M. **Phaselock Techniques**. 3. ed. New Jersey, USA: John Wiley & Sons, 2005. ISBN 978-0471430636.
- HAYKIN, S. **Communication Systems**. 4. ed. [S.l.]: Bookman, 2001. ISBN 0-471-17869-1.
- IPPOLITO, L. J. **Satellite Communications Systems Engineering: Atmospheric Effects, Satellite Link Design and System Performance**. 2. ed. [S.l.]: Wiley, 2017. ISBN 978-1-119-25937-4.
- KEREGUDADHAHALI, R. K. **Costas PHase Locked Loop for BPSK Detection**. 2008. Dissertação (Master of Science in Engineering) — Wright State University.
- LATHI, B. P. **Modern Digital and Analog Communication Systems**. 2. ed. [S.l.]: Oxford University Press, 1995.
- LI, W.; MEINERS, J. Introduction to phase-locked loop system modeling. **Analog and Mixed-Signal Products**, Texas Instruments Incorporated, Maio 2000.
- LINDSEY, W. C.; CHIE, C. M. A Survey of Digital Phase-Locked loops. **PROCEEDINGS OF THE IEEE**, v. 69, n. 4, p. 410 – 431, Abril 1981.
- LUCENA, A. M. P. de. Sobre a Decomposição em Fase e Quadratura de um Processo Discreto Estocástico Estacionário Qualquer. **No Prelos**, 2019.
- MAIA, F. V.; LUCENA, A. M. P. de; SILVA, F. de Assis Tavares Ferreira da. Nova Arquitetura de Demodulador $\pi/3$ -BPSK para os Satélites do Sistema Brasileiro de Coleta de Dados. **XXXVI SIMPÓSIO BRASILEIRO DE TELECOMUNICAÇÕES E PROCESSAMENTO DE SINAIS – SBrT2018**, Campina Grande, Setembro 2018.
- MENGALI, U.; ANDREA, A. N. D. **Synchronization techniques for digital receivers**. [S.l.]: Springer Science & Business Media, 2013.
- PACOLA, L. C. Detecção, aquisição e demodulação de sinais em sistema de comunicação com acesso aleatório. **INPE**, n. 4779, Dezembro 1988.
- PACOLA SOBRINHO, L. C. **Detecção, aquisição e demodulação de sinais em um sistema de comunicação com acesso aleatório**. 1988. 118 p. Dissertação (Engenharia e Tecnologia Espacial) — Instituto Nacional de Pesquisas Espaciais.

PÉCALA, J. C. **Detector de Sinais para os Satélites do Sistema Brasileiro de Coleta de Dados usando Análise Espectral Digital**. 2005. 123 p. Dissertação (Engenharia Eletrônica e Computação, Área Telecomunicação) — Instituto Tecnológico de Aeronáutica.

PROAKIS, J. G.; SALEHI, M. **Digital Communication**. 5. ed. ed. [S.l.]: McGraw-Hill Education, 2008.

SILVA, A. S. da; LUCENA, A. M. P. de; MOTA, J. C. M. **Demodulador OQPSK: Implementação completamente digital para aplicações espaciais**. [S.l.]: Novas Edições Acadêmicas, 2014. ISBN 978-3-639-69253-2.

SILVA, F. T. da; LUCENA, A. M. Proposta de novo transponder regenerativo baseado em FPGA. 2018.

TIKAMI, A. et al. O desempenho do processador de coleta de dados versão III nas estações de recepção do Sistema Brasileiro de Coleta de Dados Ambientais. **Anais XVI Simpósio Brasileiro de Sensoriamento Remoto - SBSR**, Foz do Iguaçu, p. 9071 – 9077, Abril 2013.

TYTGAT, M.; STEYAERT, M.; REYNAERT, P. Time Domain Model for Costas Loop Based QPSK Receiver. In: **8th Conference on Ph.D. Research in Microelectronics & Electronics**. Aachen, Germany, Germany: VDE, 2012. ISBN 978-3-8007-3442-9.

YAMAGUTI, W. et al. O desempenho do processador de coleta de dados versão III nas estações de recepção do Sistema Brasileiro de Coleta de Dados Ambientais. **Anais XVI Simpósio Brasileiro de Sensoriamento Remoto - SBSR**, INPE, Foz do Iguaçu,, abril 2013.

YAMAGUTI, W.; ORLANDO, V.; PEREIRA, S. de P. Sistema Brasileiro de Coleta de Dados Ambientais: Status e planos futuros. **Anais XIV Simpósio Brasileiro de Sensoriamento Remoto**, Natal, p. 1633 – 1640, Abril 2009.

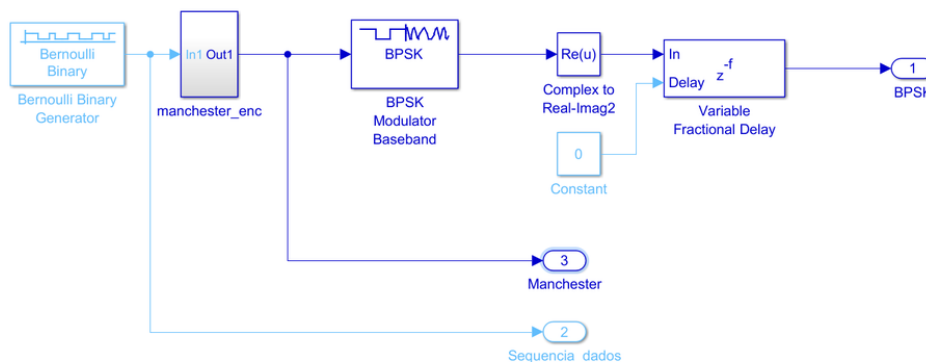
Apêndices

Apêndice A - Modelo Simulink

O Simulink é uma ferramenta de modelagem, simulação e análises de sistemas através de diagramação gráfica por blocos, com bibliotecas customizáveis. As figuras apresentadas no Capítulo 4 em formato de diagrama de blocos foram implementadas e simuladas no Simulink.

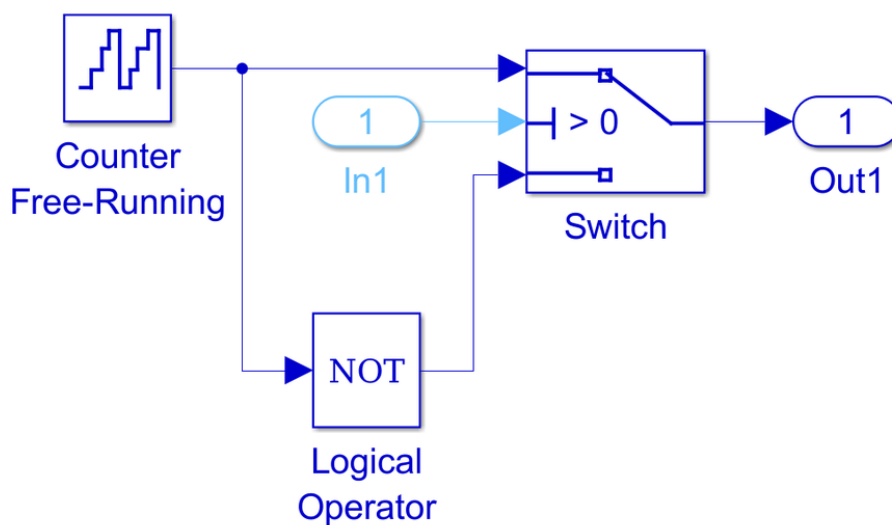
O modelo desenvolvido é referente ao diagrama de blocos do demodulador $\pi/3$ -BPSK totalmente digital, apresentado na Figura 14. Para gerar o sinal de entrada $r[n]$, foi implementado um modulador BPSK digital com codificação Manchester, conforme apresentado na Figura 23.

Figura 23 – Gerador BPSK com codificação Manchester



O detalhamento do bloco “manchester_enc” é apresentado na Figura 24.

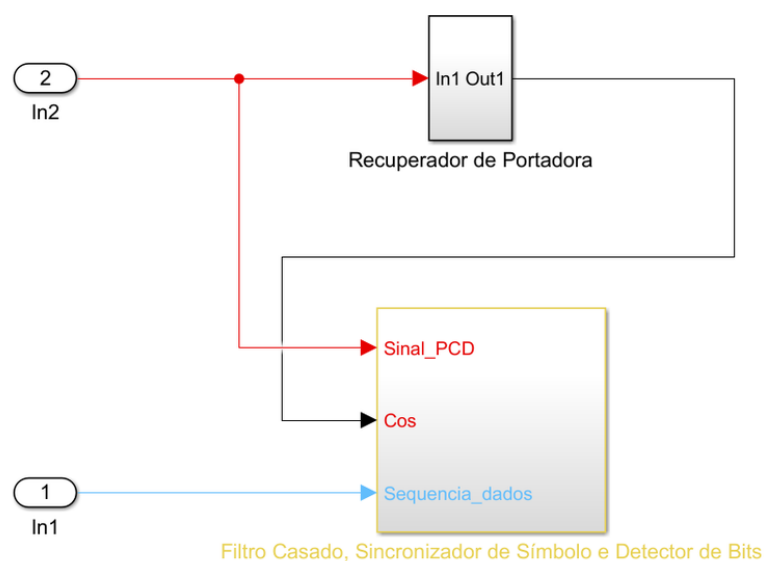
Figura 24 – Codificação Manchester



O período de amostragem utilizado em cada bloco é identificador por cor de acordo com a Figura 25.

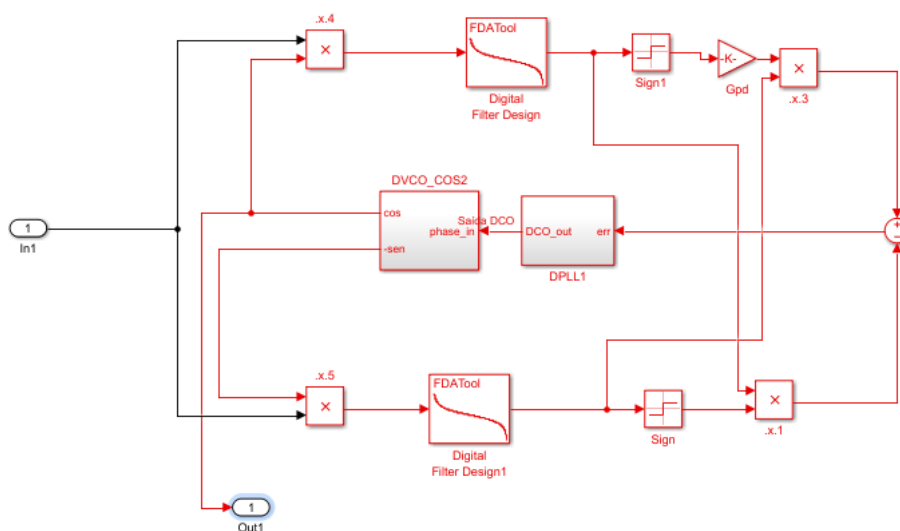
O detalhamento do bloco “demodulador” é apresentado na Figura 28

Figura 28 – Detalhamento do bloco Demodulador



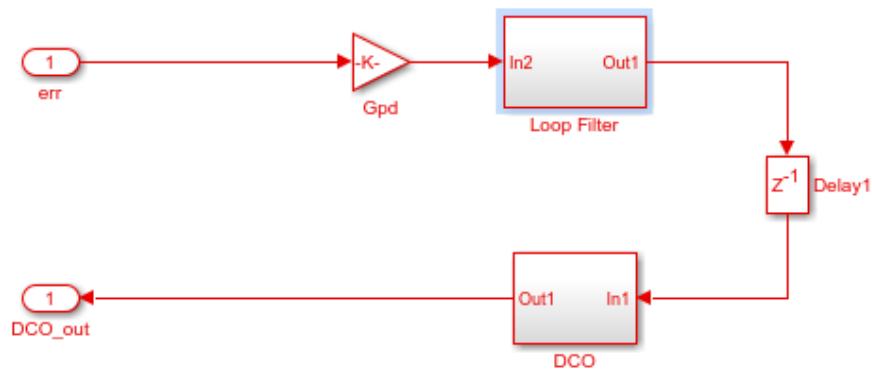
O recuperador de portadora é detalhado na Figura 29

Figura 29 – Modelo Simulink do recuperador de portadora.



O bloco “DPLL1” é apresentado na Figura 30.

Figura 30 – Modelo Simulink do DPLL



O detalhamento dos blocos “Loop Filter” e “DCO” do DPLL são mostrados nas Figuras 31 e 32 respectivamente. O ganhos $G1$ e $G2$ são definidos na Equação 4.12 e 4.13.

Figura 31 – Detalhamento do bloco “Loop Filter”

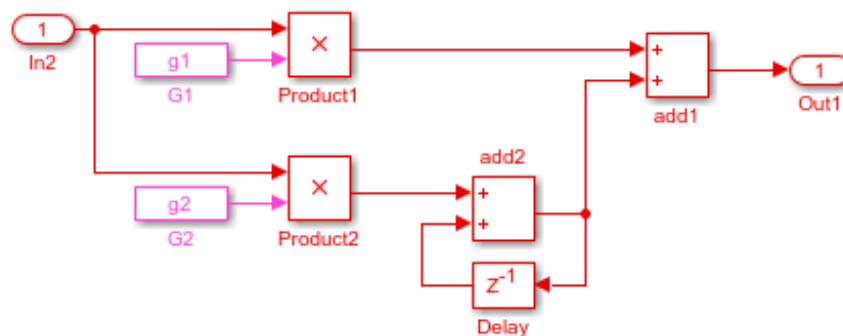
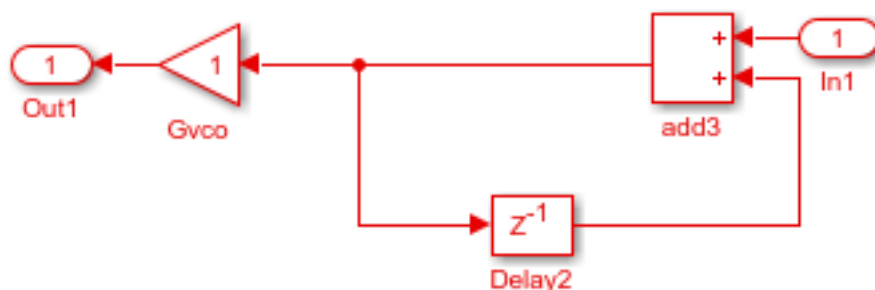
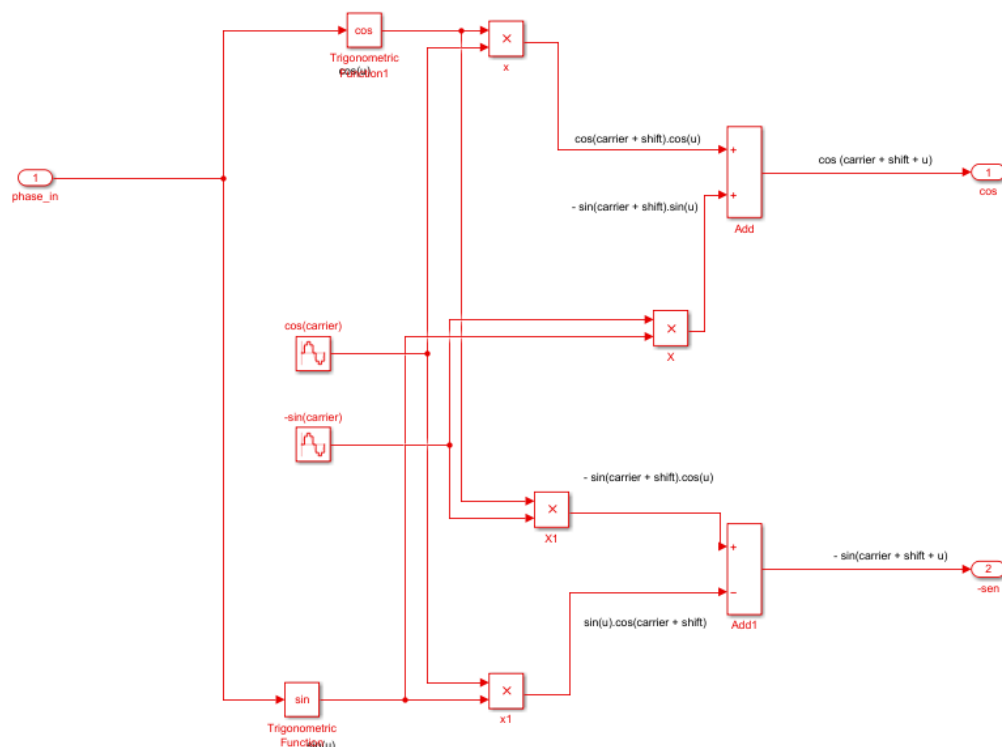


Figura 32 – Detalhamento do bloco “DCO”



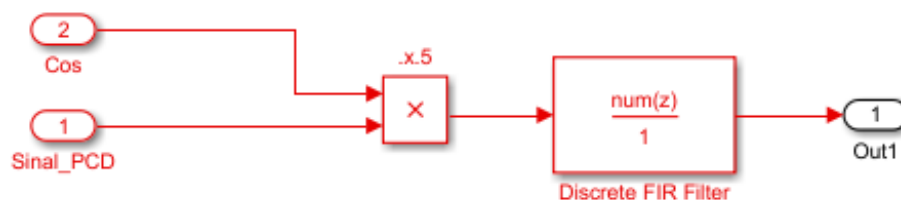
O bloco “DVCO_COS2” do recuperador de portadora está detalhado na Figura 33.

Figura 33 – Modelo Simulink DVCO



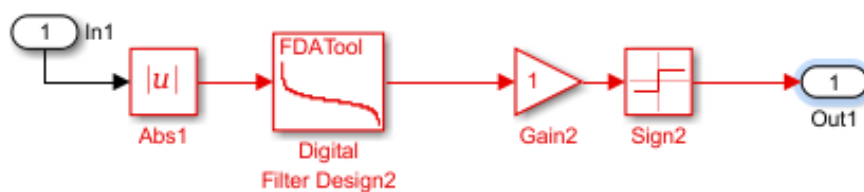
O modelo do filtro casado do demodulador é mostrado na Figura 34.

Figura 34 – Modelo Simulink do filtro casado



O modelo do sincronizador de símbolos é apresentado na Figura 35.

Figura 35 – Modelo Simulink do sincronizador de símbolos



O modelo do detector de bits é ilustrado na Figura 36.

Figura 36 – Modelo Simulink do detector de bits

